

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2001-076873

(43) Date of publication of application : 23.03.2001

(51) Int.Cl.

H05B 33/10
G09F 9/00
G09F 9/30
H01L 29/786
H01L 21/336
H05B 33/12
H05B 33/14

(21) Application number : 2000-194845

(71) Applicant : SEMICONDUCTOR ENERGY
LAB CO LTD

(22) Date of filing : 28.06.2000

(72) Inventor : YAMAZAKI SHUNPEI
MIZUKAMI MAYUMI
KONUMA TOSHIMITSU

(30) Priority

Priority number : 11182598

Priority date : 28.06.1999

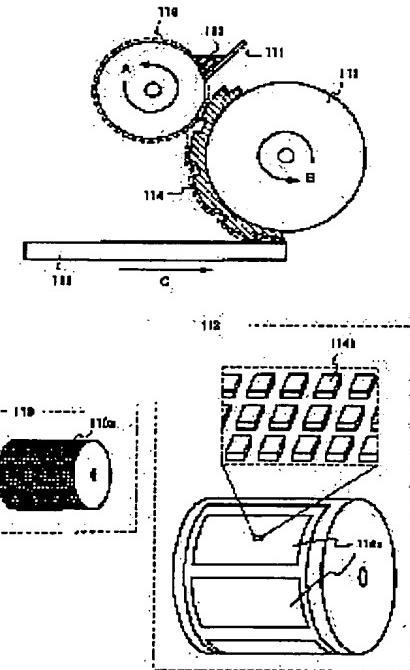
Priority country : JP

(54) MANUFACTURE OF ELECTRO-OPTICAL DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce a manufacturing cost by forming an EL layer by a printing method.

SOLUTION: Meshes 110a are arranged on a surface of an annex roll 110, and the meshes 110a hold an EL forming material 112 in the surface by rotating in the arrow A direction. Patterns 114a for a picture element part are formed in plural places on a projecting plate 114, and projecting parts 114b are formed in positions corresponding to plural picture elements. The annex roll 110 continuously holds the EL forming material 112 in the meshes 110a while rotating, and a printing roll 113 rotates in the arrow B direction, only the projecting parts 114b of the projecting plate 114 contact with the meshes 110a. At this time, the EL forming material 112 is applied to surfaces of the projecting parts 114b. The EL forming material 112 is printed in a state of being arranged in a matrix shape on a place for contacting the projecting parts 114b and a base board 115 for moving in the arrow C direction at the same speed as the printing roll 113. Afterwards, a solvent included in the EL forming material 112 is removed by heating in a vacuum, and an EL material is left.



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A manufacturing method of an electro-optic device printing EL formation thing by print processes.

[Claim 2]A manufacturing method of an electro-optic device characterized by comprising the following.

A process of forming two or more semiconductor devices in a substrates face.

A process of forming two or more picture element electrodes connected to each of two or more of said semiconductor devices, and a process of printing EL formation thing on said two or more picture element electrodes.

[Claim 3]A manufacturing method of an electro-optic device heat-treating [a process of forming two or more semiconductor devices in a substrates face, a process of forming two or more picture element electrodes connected to each of two or more of said semiconductor devices, and] in said EL formation thing after printing EL formation thing on said two or more picture element electrodes.

[Claim 4]A process of forming two or more semiconductor devices in a substrates face, and a process of forming two or more picture element electrodes connected to each of two or more of said semiconductor devices, A manufacturing method of an electro-optic device, wherein it has a process of forming the 1st EL material on said two or more picture element electrodes, and the process of forming the 2nd EL material by a gaseous phase method on said 1st EL material and said 1st EL material is formed by printing EL formation thing.

[Claim 5]A process of forming two or more semiconductor devices in a substrates face, and a process of forming two or more picture element electrodes connected to each of two or more of said semiconductor devices, Have a process of forming the 1st EL material on said two or more picture element electrodes, and the process of forming the 2nd EL material by a gaseous phase method on said 1st EL material, and said 1st EL material, A manufacturing method of an electro-optic device forming by heat-treating in this EL formation thing after printing EL formation thing.

[Claim 6]A manufacturing method of an electro-optic device characterized by said EL formation thing being a mixture of an EL material and a solvent in any 1 of claim 1 thru/or claims 5.

[Claim 7]A manufacturing method of an electro-optic device characterized by said EL material being an organic compound in claim 6.

[Claim 8]A manufacturing method of an electro-optic device, wherein said EL formation thing is printed in any 1 of claim 1 thru/or claims 5 in the interior of a room where it filled up with inactive gas.

[Claim 9]A manufacturing method of an electro-optic device, wherein the interior of a room where it filled up with said inactive gas is held in claim 8 at an atmospheric pressure state or a pressurization state.

[Claim 10]A manufacturing method of an electro-optic device, wherein said EL formation thing is printed in claim 1 thru/or claim 6 by print processes which used letterpress.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION**[Detailed Description of the Invention]****[0001]**

[Field of the Invention]This invention relates to the electronic device (electronic equipment) which has an electro-optic device represented by EL (electroluminescence) display which made the semiconductor device (the element using semiconductor membrane, typically thin film transistor) on the substrate, and was formed, and its electro-optic device as a display display. It is related especially with those manufacturing methods.

[0002]

[Description of the Prior Art]In recent years, on the substrate, the art which forms a thin film transistor (henceforth TFT) progresses substantially, and application development to an active matrix type display is furthered. Since electric field effect mobility is higher than TFT which used the conventional amorphous silicon film, high-speed operation is possible for especially TFT using a polysilicon film. Therefore, it is possible to perform conventionally control of a pixel which was being performed in the drive circuit besides a substrate in the drive circuit formed on the same substrate as a pixel.

[0003]Such an active matrix type display attracts attention noting that various advantages, such as reduction of a manufacturing cost, a miniaturization of a display, a rise of the yield, and reduction of a throughput, are acquired by making various circuits and elements on the same substrate.

[0004]A active-matrix type EL display provides the switching element which becomes each of each pixel by TFT, operates the driver element which performs current control by the switching element, and makes an EL layer (luminous layer) emit light. For example, the United-States-patent number No. (Japan publication before examination: refer to JP,8-234683,A) 5,684,365, the Japan publication before examination: There is an EL display indicated to JP,10-189252,A.

[0005]Various methods as a formation method of the above-mentioned EL layer are proposed. For example, a vacuum deposition method, a sputtering technique, a spin coat method, the roll coat method, the cast method, the LB method, the ion plating method, a dipping method, the ink jet method, etc. are mentioned.

[0006]

[Problem(s) to be Solved by the Invention]This invention makes it a technical problem to reduce the manufacturing cost of an EL layer, and makes it a technical problem to

provide a cheap EL display. And let it be a technical problem to reduce the product cost of the electronic device (electronic equipment) which has it as a display for a display.
[0007]

[Means for Solving the Problem] In order to attain an aforementioned problem, in this invention, an EL layer is formed by print processes. As print processes, although the Toppan Printing method or screen printing can be used, especially the Toppan Printing method is preferred. A case where the Toppan Printing method is used in this invention here is explained using drawing 1.

[0008] What were shown in drawing 1 is some devices for Toppan Printing used by this invention. In drawing 1, 110 is anilox roll, 111 is a doctor bar (it is also called a doctor blade), and the mixtures (henceforth EL formation thing) 112 of an EL material and a solvent are collected near the surface of the anilox roll 110 with the doctor bar 111. An EL material here is a fluorescence organic compound, and refers to an organic compound generally called a hole injection layer, an electron hole transporting bed, a luminous layer, an electron transport layer, or an electronic injection layer.

[0009] As shown in drawing 1 (B), the slot 110a on the mesh state (henceforth a mesh) is established in the surface of the anilox roll 110, and the mesh 110a holds EL formation thing 112 on the surface by rotating in the direction of the arrow A. A dotted line illustrated on the surface of the anilox roll 110 means that EL formation thing is held.

[0010] And 113 is a printing roll, 114 is letterpress, and, as for the letterpress 114, unevenness is formed in the surface by etching etc. This situation is shown in drawing 1 (C). In the case of drawing 1 (C), in order to produce an EL display of two or more sheets on one substrate, the pattern 114a for picture element parts is formed in two or more places at the letterpress 114. Expansion of the pattern 114a for picture element parts forms the heights 114b in a position corresponding to two or more pixels.

[0011] The above-mentioned anilox roll 110 continues holding EL formation thing 112 in the mesh 110a, rotating. On the other hand, the printing roll 113 rotates in the direction of the arrow B, and only the heights 114b of the letterpress 114 contact the mesh 110a. EL formation thing 112 is applied to the surface of the heights 114b at this time.

[0012] And EL formation thing 112 is printed by part where the heights 114b touched the substrate 115 which carries out horizontal migration (the direction of the arrow C) at the same speed as the printing roll 113. By this, on the substrate 115, EL formation thing 112 will be printed, after having been arranged by matrix form.

[0013] Then, a solvent contained in EL formation thing 112 by heat-treatment in a vacuum is made to evaporate, and it leaves an EL material. For this reason, the solvent needs to use what is evaporated at a temperature lower than glass transition temperature (Tg) of an EL material. Thickness of an EL layer eventually formed of viscosity of EL formation thing is decided. In this case, although viscosity can be adjusted by selection of a solvent, 10 – 50cp (preferably 20 – 30cp) of viscosity is preferred.

[0014] If there are many impurities which can serve as a crystal nucleus in EL formation thing 112, when making a solvent evaporate, a possibility that an EL material will crystallize will become high. If it crystallizes, in order that luminous efficiency may fall, it is desirable undesirably for an impurity to be made not to be contained in EL formation thing 112 as much as possible.

[0015] In order to reduce an impurity, it is also important to defecate environment the time of refining of an EL material or when mixing an EL material with a solvent as much

as possible at the time of refining of a solvent, but it is preferred that it is cautious also of atmosphere at the time of printing EL formation thing with a device for printing like drawing 1. It is desirable to specifically perform presswork of the above-mentioned EL formation thing with the device for printing installed in the interior of a room (typically inside of a clean booth) where inactive gas, such as nitrogen or rare gas, was filled up. [0016]What is necessary is just to hold the interior of a room filled up with this festival and inactive gas to an atmospheric pressure state or a pressurization state (typically 2-5 atmospheres, preferably 2-3 atmospheres). Since a device which needs evacuation equipment like a vacuum evaporator is not needed in forming an EL material when this invention is carried out, while equipment becomes simple, a maintenance also has an advantage used as an easy thing.

[0017]This invention can be carried out to a active-matrix type EL display and a passive matrix type (passive-matrix type) EL display.

[0018] [Embodyment of the Invention] An embodiment of the invention is described using drawing 2 and drawing 3. It is the sectional view of the picture element part of the EL display which is this invention which was shown in drawing 2, and drawing 3 (A) is the plan and drawing 3 (B) is the circuitry. The multiple arrays of the pixel are actually carried out to matrix form, and a picture element part (picture display part) is formed. The sectional view which cut drawing 3 (A) by A-A' is equivalent to drawing 2. Therefore, since common numerals are used by drawing 2 and drawing 3, it is good to refer to both drawings suitably. Both are the same structures although two pixels are illustrated in the plan of drawing 3.

[0019]In drawing 2, it is an insulator layer (henceforth a ground film) in which 11 becomes a substrate and 12 becomes a ground. As the substrate 11, a glass substrate, a crystallized glass board, a quartz substrate, a silicon substrate, a ceramics board, a metal substrate, or a plastic plate (a plastic film is also included) can be used.

[0020]Especially the ground film 12 is effective when using the substrate containing movable ion and the substrate which has conductivity, but you may not provide in a quartz substrate. What is necessary is just to use the insulator layer containing silicon (silicon) as the ground film 12. In this specification, "the insulator layer containing silicon" refers to the insulator layer which specifically contains silicon, such as an oxidized silicon film, a silicon nitride film, or a nitriding oxidized silicon film (shown by SiOxNy), oxygen, or nitrogen at a predetermined rate.

[0021]It is effective to make generation of heat of a thin film transistor (henceforth TFT) emit by giving a radiation effect to the ground film 12, also in order to prevent degradation of TFT, or degradation of an EL element. All publicly known materials can be used for giving a radiation effect.

[0022]Here, two TFT(s) are formed in a pixel. TFT (henceforth TFT for switching) on which 201 functions as an element for switching, and 202 are TFT(s) (henceforth TFT for current control) which function as an element for current control which controls the current amount passed to an EL element, and are formed by both by n channel type TFT.

[0023]Since the electric field effect mobility of n channel type TFT is larger than the electric field effect mobility of p channel type TFT, working speed tends to send a high current early. The TFT size can do the direction of n channel type TFT small also passing the same current amount. Therefore, since the usable area of an indicator becomes large,

the direction which used n channel type TFT as TFT for current control is preferred. [0024] Hot carrier injection hardly becomes a problem, but p channel type TFT has the advantage that an OFF state current value is low, and the example used as TFT for switching and the example used as TFT for current control are already reported. However, in this invention, also in n channel type TFT, the problem of hot carrier injection and the problem of an OFF state current value are solved by considering it as the structure which changed the position of the LDD region, and the feature is that it is setting all TFT(s) in all the pixels to n channel type TFT.

[0025] However, in this invention, it is also possible for it not to be necessary to limit TFT for switching and TFT for current control to n channel type TFT, and to use p channel type TFT for both or either one of the two.

[0026] TFT201 for switching The source region 13, the drain area 14, LDD regions 15a-15d, It has an active layer, the gate dielectric film 18, the gate electrodes 19a and 19b, the 1st interlayer insulation film 20, the source wiring 21, and the drain wiring 22 including the high concentration impurity region 16 and the channel forming regions 17a and 17b, and is formed.

[0027] As shown in drawing 3, the gate electrodes 19a and 19b have double gated structure electrically connected by the gate wire 211 formed with another material (material [low resistance / gate electrodes / 19a and 19b]). Of course, they may be what is called multi-gate structures (structure containing the active layer which has two or more channel forming regions connected in series), such as not only double gated structure but triple gate structure. When multi-gate structure reduces an OFF state current value, it is very effective, and in this invention, the switching element with a low OFF state current value is realized by making the switching element 201 of a pixel into multi-gate structure.

[0028] An active layer is formed by semiconductor membrane including a crystal structure. That is, a single crystal semiconductor film may be sufficient and a polycrystalline semiconductor film and a microcrystal semiconductor film may be sufficient. What is necessary is just to form the gate dielectric film 18 with the insulator layer containing silicon. All conducting films can be used as a gate electrode, source wiring, or drain wiring.

[0029] In TFT201 for switching, LDD regions 15a-15d are formed so that it may not lap with the gate electrodes 19a and 19b via the gate dielectric film 18. When such a structure reduces an OFF state current value, it is dramatically effective.

[0030] It is still more preferred to provide an offset region (field where it becomes by the semiconductor layer of the same presentation as a channel forming region, and gate voltage is not impressed) between a channel forming region and an LDD region, when lowering an OFF state current value. In the case of the multi-gate structure which has two or more gate electrodes, the high concentration impurity region provided between channel forming regions is effective for reduction of an OFF state current value.

[0031] As mentioned above, a switching element with a sufficiently low OFF state current value is realizable by using TFT of multi-gate structure as the switching element 201 of a pixel. Therefore, even if it does not form a capacitor like drawing 2 of JP,10-189252,A, the gate voltage of sufficient TFT for time (after being chosen until it is chosen as the next) current control can be maintained.

[0032] That is, it becomes possible to eliminate conventionally the capacitor used as the

factor which narrows an effective emission area, and it becomes possible to make an effective emission area large. This means that image quality of an EL display can be made bright.

[0033]Next, TFT202 for current control has an active layer, the gate dielectric film 18, the gate electrode 35, the 1st interlayer insulation film 20, the source wiring 36, and the drain wiring 37 including the source region 31, the drain area 32, LDD region 33, and the channel forming region 34, and is formed. Although the gate electrode 35 has a single gate structure, it may be multi-gate structure.

[0034]As shown in drawing 2, the drain of TFT for switching is connected to the gate of TFT for current control. Specifically, the gate electrode 35 of TFT202 for current control is electrically connected via the drain area 14 and the drain wiring (said to be connection wiring) 22 of TFT201 for switching. The source wiring 36 is connected to the current supply source line 212.

[0035]Although TFT202 for current control is an element for controlling the current amount poured into EL element 203, if degradation of an EL element is taken into consideration, it is not preferred to send not much much current. Therefore, as for channel length (L), designing for a long time is preferred so that superfluous current may not flow into TFT202 for current control. It is made to be desirably set to stroke matter per 0.5–2microA (preferably 1–1.5microA).

[0036]When based on the above thing, as shown in drawing 9, the channel length of TFT for switching L1 (however, $L_1=L_1 a+L_1 b$), When channel width was set to W1, channel length of TFT for current control is set to L2 and channel width is set to W2, it is preferred that W1 sets to 0.1–5 micrometers (typically 0.5–2 micrometers), and W2 sets to 0.5–10 micrometers (typically 2–5 micrometers). It is preferred that L1 sets to 0.2–18 micrometers (typically 2–15 micrometers), and L2 sets to 1–50 micrometers (typically 10–30 micrometers). However, this invention is not limited to the above numerical value.

[0037]Even the EL display which has a pixel number (1920x1080 or 1280x1024) of a Hi-Vision class from the EL display which has a pixel number (640x480) of a VGA class can cover all standards by considering it as these numerical value ranges.

[0038]What is necessary is for 0.5–3.5 micrometers of the length (width) of the LDD region formed in TFT201 for switching just to be 2.0–2.5 micrometers typically.

[0039]In TFT202 for current control the EL display shown in drawing 2, There is the feature also in the point of having the field where LDD region 33 was formed between the drain area 32 and the channel forming region 34, and LDD region 33 has lapped with the gate electrode 35 on both sides of the gate dielectric film 18, and a field with which it has not lapped.

[0040]TFT202 for current control controls the amount of supply, and enables a gradation display at the same time it supplies the current for making EL element 204 emit light. Therefore, it is necessary to take the measure against degradation by hot carrier injection so that it may not deteriorate, even if it sends current. When displaying black, TFT202 for current control is made into the OFF state, but in that case, if an OFF state current value is high, a beautiful black display will become impossible and the fall of contrast, etc. will be caused. Therefore, it is necessary to also hold down an OFF state current value.

[0041]About degradation by hot carrier injection, it is known that the structure with which the LDD region lapped to the gate electrode is dramatically effective. However, since an OFF state current value will increase if the whole LDD region is kept in a gate electrode

in piles, these people have solved simultaneously the measure against hot carriers, and the measure against an off current value by a new structure of providing in series the LDD region which does not lap with a gate electrode.

[0042]What is necessary is for the length of the LDD region which lapped with the gate electrode just to be 0.1–3 micrometers (preferably 0.3–1.5 micrometers) at this time. If too long, parasitic capacitance is enlarged, and if too short, the effect of preventing hot carriers will become weak. What is necessary is for the length of the LDD region which does not lap with a gate electrode just to be 1.0–3.5 micrometers (preferably 1.5–2.0 micrometers). When too long, it becomes impossible to send sufficient current, and if too short, the effect of reducing an OFF state current value will become weak.

[0043]It is more desirable not to provide between the source region 31 and the channel forming region 34 in the field with which the gate electrode and the LDD region lapped in the above-mentioned structure, since parasitic capacitance will be formed. Since TFT for current control always has the same direction into which a carrier (here electron) flows, it is enough if the LDD region is established only in the drain area side.

[0044]However, since hot carrier injection stops almost becoming a problem for the driver voltage (voltage built between the source region and a drain area) of TFT202 for current control to become less than 10V, it is also possible to omit LDD region 33. In that case, an active layer consists of the source region 31, the drain area 32, and the channel forming region 34.

[0045]If the current amount which can be passed is seen from a viewpoint of making [many] it, what thickness of the active layer (especially channel forming region) of TFT202 for current control is thickened also for (preferably 50–100 nm, still more preferably 60–80 nm) is effective. On the contrary, in the case of TFT201 for switching, if an OFF state current value is seen from a viewpoint of making it small, what thickness of an active layer (especially channel forming region) is made thin also for (preferably 20–50 nm, still more preferably 25–40 nm) is effective.

[0046]Next, 41 is the 1st passivation film and the thickness is just 10 nm – 1 micrometer (preferably 200–500 nm). As a material, the insulator layer (especially a nitriding oxidized silicon film or a silicon nitride film is preferred) containing silicon can be used. This passivation film 41 has a role which protects formed TFT from an alkaline metal or moisture. Alkaline metals, such as sodium, are contained in the EL layer eventually provided above TFT. That is, the 1st passivation film 41 works also as a protective layer which does not make these alkaline metals (movable ion) invade into the TFT side.

[0047]It is also effective to prevent the heat deterioration of an EL layer by giving a radiation effect to the 1st passivation film 41. However, since light is emitted to the substrate 11 side as for the EL display of the structure of drawing 2, the 1st passivation film 41 needs to have translucency. As for the insulator layer which is easy to emit oxygen, since it deteriorates by combination with oxygen when using organic materials as an EL layer, not using is desirable.

[0048]The penetration of an alkaline metal is barred and the insulator layer which contains at least one element chosen from B (boron), C (carbon), and N (nitrogen), and aluminum (aluminum), Si (silicon) and at least one element chosen from P (Lynn) as a translucency material which has a radiation effect further is mentioned. For example, the nitride of the aluminum represented by aluminum nitride (Al_xNy), It is possible to use the carbide of the silicon represented by silicon carbide ($SixCy$), the nitride of the silicon

represented by silicon nitride (SixNy), the nitride of the boron represented by boron nitride (BxNy), and the phosphide of the boron represented by boron phosphide (BxPy). The oxide of the aluminum represented by the aluminum oxide (AlxOy) is excellent in translucency, and thermal conductivity is $20\text{Wm}^{-1}\text{K}^{-1}$ and it can be said to be one of the desirable materials. There is not only the above-mentioned effect but an effect which prevents invasion of moisture in such materials. In the above-mentioned translucency material, x and y are arbitrary integers.

[0049]Other elements are also combinable with the above-mentioned compound. For example, it is also possible to add nitrogen to an aluminum oxide and to use the aluminum oxide nitride shown by AlNxOy . There is an effect which prevents invasion of not only a radiation effect but moisture, an alkaline metal, etc. also in this material. In above-mentioned aluminum oxide nitride, x and y are arbitrary integers.

[0050]The material indicated to JP,62-90260,A can be used. namely, the insulator layer (however, M -- a rare earth element -- at least -- a kind.) containing Si, aluminum, N, O, and M Preferably Ce (cerium), Yb (ytterbium); Sm (samarium), At least one element chosen from Er (erbium), Y (yttrium), La (lantern), Gd (gadolinium), Dy (dysprosium), and Nd (neodium) can also be used. There is an effect which prevents invasion of not only a radiation effect but moisture, an alkaline metal, etc. also in such materials.

[0051]The carbon film which contains at least diamond membrane or an amorphous carbon film (called what has the near characteristic, diamond like carbon, etc. to especially a diamond.) can also be used. These have dramatically high thermal conductivity and are very effective as a radiation layer. However, since it will be tinged with brown and transmissivity will fall if thickness becomes thick, it is preferred to use by as thin thickness (preferably 5–100 nm) as possible.

[0052]Since it is in the purpose of the 1st passivation film 41 protecting TFT from an alkaline metal or moisture to the last, don't spoil the effect. Therefore, although the thin film which consists of material with the above-mentioned radiation effect can also be used alone, it is effective to laminate these thin films and the insulator layer (typically a silicon nitride film (SixNy) and a nitriding oxidized silicon film (SiOxNy)) which can bar the penetration of an alkaline metal or moisture. In the above-mentioned silicon nitride film or a nitriding oxidized silicon film, x and y are arbitrary integers.

[0053]On the 1st passivation film 41, the 2nd interlayer insulation film (it may be called a flattening film) 44 is formed in a form which covers each TFT, and flattening of the level difference made by TFT is performed. As the 2nd interlayer insulation film 44, an organic resin film is preferred and it is good to use polyimide, polyamide, an acrylic, BCB (benz-cyclo-butene), etc. Of course, an inorganic film may be used as long as sufficient flattening is possible.

[0054]It is dramatically important to carry out flattening of the level difference by TFT with the 2nd interlayer insulation film 44. Since the EL layer formed behind is very thin, when a level difference exists, it may cause poor luminescence. Therefore, before forming a picture element electrode so that an EL layer can be formed as much as possible in a flat face, it is desirable to carry out flattening.

[0055]45 is the 2nd passivation film and bears the important role which blocks the alkaline metal diffused from an EL element. The thickness is just 5 nm – 1 micrometer (typically 20–300 nm). The insulator layer which can bar the penetration of an alkaline metal is used for this 2nd passivation film 45. As a material, the used material can be used as the 1st

passivation film 41.

[0056]This 2nd passivation film 45 functions also as a radiation layer which functions as missing the heat generated in the EL element and heat not being accumulated in an EL element. Since it is weak with heat when the 2nd interlayer insulation film 44 is an organic resin film, the heat generated in the EL element is kept from having an adverse effect on the 2nd interlayer insulation film 44.

[0057]In producing an EL display as mentioned above, it was effective to have carried out flattening of the TFT with an organic resin film, but the structure in consideration of degradation of the organic resin film by the heat generated in the EL element did not have the former. In this invention, the point which has solved the point can also be said to be one of the features by forming the 2nd passivation film 45.

[0058]The 2nd passivation film 45 functions also as a protective layer for keeping the alkaline metal in an EL layer from being spread to the TFT side, and functions also as a protective layer keep moisture and oxygen from invading into the EL layer side from the TFT side further at the same time it prevents degradation by the above-mentioned heat.

[0059]Thus, it can be said that the point that a radiation effect is high in the TFT and EL element side, and the insulator layer which can bar the penetration of moisture or an alkaline metal separates is one of the important features of this invention, and is the composition which is not in the conventional EL display.

[0060]46 is a picture element electrode (anode of an EL element) which becomes with a transparent conducting film, After opening a contact hole (puncturing) in the 2nd passivation film 45, the 2nd interlayer insulation film 44, and the 1st passivation film 41, it is formed so that it may be connected to the drain wiring 37 of TFT202 for current control in the formed aperture.

[0061]Next, EL layer (EL layer which touches a picture element electrode strictly) 47 is formed of print processes. Although EL layer 47 is used by the monolayer or a laminated structure, it is used by a laminated structure in many cases. However, when laminating, it is desirable to combine print processes and a gaseous phase method (especially vacuum deposition is preferred). Since a solvent and an EL material are mixed and printed in print processes, when a ground has organic materials, there is a possibility of dissolving again.

[0062]Therefore, the layer which touches a picture element electrode directly among EL layers 47 is formed by print processes, and forming by a gaseous phase method is preferred after it. Of course, if it can print using the solvent which a lower layer EL material does not dissolve, all the layers can also be formed by print processes. As a layer which touches a picture element electrode directly, although there may be a hole injection layer, an electron hole transporting bed, or a luminous layer, when forming which layer, this invention can be used.

[0063]In order to use print processes as a formation method of an EL layer in this invention, it is preferred to use polymer system material as an EL material. As a typical polymer system material, polymer materials, such as a poly para-phenylene vinylene (PPV) system, a polyvinyl-carbazole (PVK) system, and the Polyful Oren system, are mentioned.

[0064]In order to form the hole injection layer, electron hole transporting bed, or luminous layer which becomes with polymer system material by print processes, it prints in the state of a polymer precursor, and converts into the EL material which becomes with polymer system material by heating it in a vacuum. And an EL material required of

vacuum deposition etc. on it is laminated, and the EL layer of a lamination type is formed. [0065]It is preferred to specifically consider it as polyphenylene vinylene with heating as an electron hole transporting bed using polytetrahydro thiophenyl phenylene which is a polymer precursor. The thickness is just 30–100 nm (preferably 40–80 nm). As a luminous layer, polyphenylene vinylene or poly alkyl phenylene is [polyphenylene vinylene and a blue light layer] preferred to cyano polyphenylene vinylene and a green emission layer in a red light layer. The thickness is just 30–150 nm (preferably 40–100 nm).

[0066]It is also effective to provide copper FUTARU cyanine as a buffer layer between a picture element electrode and the EL material formed on it.

[0067]However, the above example is an example of the organic electroluminescence material which can be used as an EL material of this invention, and there is no necessity of limiting to this. In this invention, the mixture of an EL material and a solvent is printed and an EL layer is formed by making a solvent evaporate and removing. Therefore, when making a solvent evaporate, as long as it is the combination which does not exceed the glass transition temperature of an EL layer, what kind of EL material may be used.

[0068]Chloroform, dichloromethane, gamma butyllactone, butyl Cellosolve, or an organic solvent called NMP (N-methyl-2-pyrrolidone) may be typically used as a solvent, and water may be used. It is also effective to add the additive agent for raising the viscosity of EL formation thing.

[0069]As for a treatment atmosphere, when forming EL layer 47, it is desirable to consider it as a drying atmosphere with little moisture as much as possible, and to carry out in inactive gas. Since an EL layer deteriorates easily by existence of moisture and oxygen, when forming, it needs to eliminate such a factor as much as possible. For example, the dry nitrogen atmosphere, the dry argon atmosphere, etc. are preferred. For that purpose, it is desirable to install the device for printing in the interior of a room (this example inside of a clean booth) filled up with inactive gas, and to perform a printing job in the atmosphere.

[0070]What is necessary is just to hold the interior of a room filled up with this festival and inactive gas to the atmospheric pressure state or the pressurization state (typically 2–5 atmospheres, preferably 2–3 atmospheres). Since the device which needs evacuation equipment like a vacuum evaporator is not needed in forming an EL material when this invention is carried out, while equipment becomes simple, a maintenance also has an advantage used as an easy thing.

[0071]If EL layer 47 is formed by print processes as mentioned above, the negative pole 48 and the protection electrode 49 will be formed next. What is necessary is just to form these negative poles 48 and the protection electrode 49 with a vacuum deposition method. Degradation of an EL layer can be further controlled by forming continuously without carrying out air release of the negative pole 48 and the protection electrode 49. In this specification, the light emitting device formed by the picture element electrode (anode), an EL layer, and the negative pole is called an EL element.

[0072]As the negative pole 48, the material containing small magnesium (Mg), lithium (Li), or calcium (Ca) of a work function is used. What is necessary is just to use the electrode which becomes preferably by MgAg (material which mixed Mg and Ag by Mg:Ag=10:1). A MgAgAl electrode, a LiAl electrode, and a LiFAl electrode are mentioned to others. It is an electrode provided in order that the protection electrode 49 may carry out the protective film of the negative pole 48 from external moisture etc., and the material

containing aluminum (aluminum) or silver (Ag) is used. There is also a radiation effect in this protection electrode 49.

[0073]As for EL layer 47 and the negative pole 48, it is desirable to form continuously in the inert atmosphere dried without carrying out air release. This is for avoiding moisture absorption since it is very weak for moisture, when air release is carried out, when using organic materials as an EL layer. Even EL layer 47 and not only the negative pole 48 but the protection electrode 49 on it is still better to carry out continuously forming.

[0074]The structure of drawing 2 is an example at the time of using the monochrome luminescence method which forms one kind of EL element corresponding to either of the RGB. Although only one pixel is illustrated to drawing 2, two or more pixels of the same structure are arranged by the picture element part at matrix form. The EL layer corresponding to either of the RGB should just adopt a publicly known material.

[0075]The method which combined the EL element and light filter of white light besides the above-mentioned method, A colored presentation can also be performed using the method which combined the EL element and fluorescent substance (the color conversion layer of fluorescence: CCM) of blue or bluish green luminescence, the method which puts the EL element corresponding to RGB on the negative pole (counterelectrode) using a transparent electrode, etc. Of course, it is also possible to form the EL layer of white light by a monolayer, and to perform a black and white display.

[0076]50 is the 3rd passivation film and the thickness is just 10 nm – 1 micrometer (preferably 200–500 nm). Although the purpose of forming the 3rd passivation film 50 has the main purpose of protecting EL layer 47 from moisture, it may give a radiation effect like the 2nd passivation film 45. Therefore, as a formation material, the same thing as the 1st passivation film 41 can be used. However, as for the insulator layer which is easy to emit oxygen, since it may deteriorate by combination with oxygen when using organic materials as EL layer 47, not using is desirable.

[0077]As mentioned above, since an EL layer is weak with heat, it is desirable to form membranes if possible at low temperature (preferably temperature requirement from a room temperature to 120 **). Therefore, it can be said to be a method for film deposition with desirable plasma CVD method, sputtering technique, vacuum deposition method, ion plating method, or solution applying method (spin coating method).

[0078]Thus, although forming the 2nd passivation film 45 can also fully control degradation of an EL element, An EL element is surrounded still more preferably with the insulator layer of the bilayer formed on both sides of the EL element like the 2nd passivation film 45 and the 3rd passivation film 50, invasion of the moisture to an EL layer and oxygen is prevented, diffusion of the alkaline metal from an EL layer is prevented, and accumulation of the heat to an EL layer is prevented. As a result, degradation of an EL layer is controlled further and a reliable EL display is obtained.

[0079]The EL display of this invention has a picture element part which consists of a pixel of structure like drawing 2, and TFT from which structure differs according to a function in a pixel is arranged. TFT for switching of an OFF state current value low enough and TFT for current control strong against hot carrier injection can form in the same pixel by this, it has high reliability and the EL display in which good image display is possible (performance of operation is high) is obtained.

[0080]Although TFT of multi-gate structure is used as TFT for switching in the pixel structure of drawing 2, it is not necessary to limit to the composition of drawing 2 about

the composition of arrangement of an LDD region, etc.

[0081]Provided TFT in the substrates face as a semiconductor device here, when forming the EL element electrically connected to TFT, the example which carried out this invention was shown, but. This invention can be carried out also when the transistor (referred to as MOSFET) formed in the silicon substrate surface is used as a semiconductor device.

[0082]Suppose that still more detailed explanation is given about this invention which becomes with the above composition as it is also at the example shown below.

[0083][Example 1] The example of this invention is described using drawing 4 – drawing 6. Here, how to produce simultaneously TFT of a picture element part and the driving circuit part provided around it is explained. However, in order to explain simply, suppose that the CMOS circuit which is a basic circuit is illustrated about a drive circuit.

[0084]First, as shown in drawing 4 (A), the ground film 301 is formed on the glass substrate 300 at a thickness of 300 nm. In this example, a nitriding oxidized silicon film is laminated and used as the ground film 301. At this time, it is good to make into 10 – 25wt% nitrogen concentration of the direction which touches the glass substrate 300.

[0085]It is effective to provide the insulator layer which consists of the material same as some ground films 301 as the 1st passivation film 41 shown in drawing 2. It is effective to provide the insulator layer which generates heat easily since TFT for current control will send a high current, and has a radiation effect in as near a place as possible.

[0086]Next, a 50-nm-thick amorphous silicon film (not shown) is formed by the publicly known forming-membranes method on the ground film 301. What is necessary is just the semiconductor membrane (a microcrystal semiconductor film is included) which does not need to limit to an amorphous silicon film and includes amorphous structure. The compound semiconductor film which furthermore includes the amorphous structure of an amorphous silicon germanium film etc. may be sufficient. The thickness should just be 20–100 nm in thickness.

[0087]And an amorphous silicon film is crystallized by publicly known art, and the crystalline silicon film (it is also called a polycrystalline silicon film or a polysilicon film) 302 is formed. Publicly known crystallization methods include the thermal crystallization method which uses an electric heat furnace, the laser annealing crystallizing method using a laser beam, and the lamp annealing crystallizing method using infrared light. In this example, it crystallizes using the excimer laser beam which used XeCl gas.

[0088]Although the pulse oscillation type excimer laser beam processed into the line is used in this example, it may be a rectangle and continuous-oscillation type argon laser radiation and a continuous-oscillation type excimer laser beam can also be used.

[0089]Although a crystalline silicon film is used as an active layer of TFT in this example, it is also possible to use an amorphous silicon film. However, it is more advantageous to use the crystalline silicon film which makes area of TFT for current control as small as possible, and is easy to send current through raising the numerical aperture of a pixel.

[0090]It is effective to form the active layer of TFT for switching which needs to reduce the OFF state current with an amorphous silicon film, and to form the active layer of TFT for current control by a crystalline silicon film. Since carrier mobility of an amorphous silicon film is low, it is hard to flow through the OFF state current that it is hard to send current. That is, the advantage of both the amorphous silicon film which cannot send current easily, and the crystalline silicon film which is easy to send current can be

employed efficiently.

[0091]Next, as shown in drawing 4 (B), the protective film 303 which comes with an oxidized silicon film on the crystalline silicon film 302 is formed in a thickness of 130 nm. What is necessary is just to choose this thickness in 100–200 nm (preferably 130–170 nm). Other films may be sufficient as long as it is an insulator layer containing silicon. This protective film 303 is formed in order to make possible concentration control delicate in order not to put a crystalline silicon film to plasma directly, when adding an impurity.

[0092]And the resist masks 304a and 304b are formed on it, and the impurity element (henceforth a n type impurity element) which gives a n type via the protective film 303 is added. Lynn or arsenic can be used for the element and type target which belong to 15 fellows typically as a n type impurity element. In this example, Lynn is added by the concentration of 1×10^{18} atoms/cm³ using the plasma doping method which carried out plasma excitation without carrying out mass separation of the phosphoretted hydrogen (PH₃). Of course, the ion implantation method for performing mass separation may be used.

[0093]In the n type impurity fields 305 and 306 formed of this process. A dose is adjusted so that a n type impurity element may be contained by the concentration of 2×10^{16} – 5×10^{19} atoms/cm³ (typically 5×10^{17} – 5×10^{18} atoms/cm³).

[0094]Next, as shown in drawing 4 (C), the element which removes the protective film 303 and belongs to 15 fellows who added is activated. Although the activation means should just use publicly known art, it is activated by the exposure of an excimer laser beam by this example. Of course, a pulse oscillation type or a continuous-oscillation type may be used, and it is not necessary to limit to an excimer laser beam. However, since activation of the added impurity element is the purpose, it is preferred to glare with the energy which is a grade which a crystalline silicon film does not fuse. It may irradiate with a laser beam, with the protective film 303 attached.

[0095]Activation by heat treatment may be used together when activating the impurity element by this laser beam. What is necessary is just to perform heat treatment of about 450–550 °C in consideration of the heat resistance of a substrate, when performing activation by heat treatment.

[0096]A boundary part (joined part) with the field which has not added the n type impurity element which exists in the end of the n type impurity fields 305 and 306, i.e., the circumference of the n type impurity fields 305 and 306, by this process becomes clear. This means that an LDD region and a channel forming region can form a very good joined part, when TFT is completed behind.

[0097]Next, as shown in drawing 4 (D), the unnecessary portion of a crystalline silicon film is removed and the semiconductor membrane (henceforth an active layer) 307–310 of island shape is formed.

[0098]Next, as shown in drawing 4 (E), the active layers 307–310 are covered and the gate dielectric film 311 is formed. What is necessary is just to use 10–200 nm of insulator layers which contain 50–150-nm-thick silicon preferably as the gate dielectric film 311. Layer structure or a laminated structure may be sufficient as this. In this example, the nitriding oxidized silicon film of 110-nm thickness is used.

[0099]Next, the conducting film of 200–400-nm thickness is formed and patterned, and

the gate electrodes 312–316 are formed. In this example, a gate electrode and the wiring (henceforth a gate wire) for leading about electrically connected to the gate electrode are formed with another material. Specifically, a low resistance material is used as a gate wire rather than a gate electrode. This is for using material with small wiring resistance using the material in which micro processing is possible as a gate electrode, even if micro processing is impossible for a gate wire. Of course, a gate electrode and a gate wire may be formed with an identical material.

[0100]Although a gate electrode may be formed with the conducting film of a monolayer, it is preferred to consider it as cascade screens, such as a bilayer and three layers, if needed. All publicly known conducting films can be used as a material of a gate electrode. However, the material which can be patterned after the line width of 2 micrometers or less is possible [micro processing] as mentioned above and specifically preferred.

[0101]Typically Tantalum (Ta), titanium (Ti), molybdenum (Mo), The film which becomes by the element chosen from tungsten (W), chromium (Cr), and silicon (Si), or the nitride film (typical -- a tantalum nitride film and a tungsten nitride film.) of said element A titanium nitride film, the alloy film (typically a Mo-W alloy, a Mo-Ta alloy) which combined said element, or the silicide film (typically a tungsten silicide film, a titanium silicide film) of said element can be used. Of course, it may use by a monolayer, or may laminate and use.

[0102]In this example, the cascade screen which becomes by the tungsten nitride (WN) film of 50-nm thickness and tungsten (W) film of 350-nm thickness is used. What is necessary is just to form this by a sputtering technique. If inactive gas, such as Xe and Ne, is added as sputtering gas, film peeling by stress can be prevented.

[0103]At this time, the gate electrodes 313 and 316 are formed so that it may lap on both sides of the gate dielectric film 311 with a part of n type impurity fields 305 and 306, respectively. This overlapping portion serves as an LDD region which lapped with the gate electrode behind.

[0104]Next, as shown in drawing 5 (A), a n type impurity element (this example Lynn) is added in self align by using the gate electrodes 312–316 as a mask. In this way, in the impurity ranges 317–323 formed, it adjusts so that Lynn may be added by the concentration of 1 / 2 – 1/10 of the n type impurity fields 305 and 306 (typically 1 / 3 – 1/4). Specifically, the concentration of $1 \times 10^{16} - 5 \times 10^{18}$ atoms/cm³ (typically $3 \times 10^{17} - 3 \times 10^{18}$ atoms/cm³) is preferred.

[0105]Next, as shown in drawing 5 (B), the resist masks 324a–324d are formed for a gate electrode etc. with a wrap form, and the impurity ranges 325–331 which add a n type impurity element (this example Lynn), and include Lynn in high concentration are formed. It carries out by the ion doping method for having used phosphoretted hydrogen (PH₃)

also here, The concentration of Lynn of this field is adjusted so that it may become $1 \times 10^{20} - 1 \times 10^{21}$ atoms/cm³ (typically $2 \times 10^{20} - 5 \times 10^{20}$ atoms/cm³).

[0106]Although the source region or the drain area of n channel type TFT is formed of this process, in TFT for switching, it leaves a part of n type impurity fields 320–322 formed at the process of drawing 5 (A). This left-behind field is equivalent to LDD regions 15a–15d of TFT for switching in drawing 2.

[0107]Next, as shown in drawing 5 (C), the resist masks 324a–324d are removed, and the

resist mask 332 is newly formed. And a p type impurity element (this example boron) is added, and the impurity ranges 333 and 334 which contain boron in high concentration are formed. By the ion doping method for having used diborane (B_2H_6) here. Boron is added

so that it may become $3 \times 10^{20} - 3 \times 10^{21}$ atoms/cm³ (typically $5 \times 10^{20} - 1 \times 10^{21}$ atoms/cm³ NO) concentration.

[0108]Although Lynn is already added by the impurity ranges 333 and 334 by the concentration of $1 \times 10^{16} - 5 \times 10^{18}$ atoms/cm³, the boron added here is added by the concentration of at least 3 times or more. Therefore, it is thoroughly reversed to P type, and the n type impurity range currently formed beforehand functions as an impurity range of P type.

[0109]Next, after removing the resist mask 332, the n type or p type impurity element added by each concentration is activated. As an activation means, it can carry out with the furnace annealing method, the laser annealing method, or lamp annealing method. In this example, 550 ** and heat treatment of 4 hours are performed among a nitrogen atmosphere in an electric heat furnace.

[0110]It is important to eliminate oxygen in atmosphere as much as possible at this time. It is because the surface of the gate electrode exposed when oxygen existed oxidizes, and the increase in resistance is caused and it becomes difficult to take ohmic contact behind. Therefore, as for the oxygen density in the treatment atmosphere in the above-mentioned activation process, it is preferably desirable to be referred to as 0.1 ppm or less 1 ppm or less.

[0111]Next, if an activation process is completed, the gate wire 335 of 300-nm thickness will be formed. What is necessary is just to use the metal membrane which uses aluminum (aluminum) or copper (Cu) as the main ingredients (it is considered as a presentation and 50 to 100% is occupied.) as a material of the gate wire 335. Like the gate wire 211 of drawing 3 as arrangement, it forms so that the gate electrodes 314 and 315 (it is equivalent to the gate electrodes 19a and 19b of drawing 3) of TFT for switching may electrically be connected. (Drawing 5 (D))

[0112]Since wiring resistance of a gate wire can be made very small by considering it as such a structure, the image display region (picture element part) where area is large can be formed. That is, when the size of a screen realizes the EL display of 10 inches or more (30 more inches or more) of vertical angles, the pixel structure of this example is very effective.

[0113]Next, as shown in drawing 6 (A), the 1st interlayer insulation film 336 is formed. What is necessary is just to use the cascade screen which used the insulator layer containing silicon by the monolayer as the 1st interlayer insulation film 336, or was combined in it. The thickness is just 400 nm – 1.5 micrometers. In this example, it is considered as the structure which laminated the oxidized silicon film of 800-nm thickness on the nitriding oxidized silicon film of 200-nm thickness.

[0114]In the atmosphere containing 3 to 100% of hydrogen, heat treatment of 1 to 12 hours is performed at 300–450 **, and hydrogen treatment is performed. This process is a process of carrying out the hydrogen termination of the azygos joint hand of semiconductor membrane by the hydrogen excited thermally. As other means of hydrogenation, plasma hydrogenation (the hydrogen excited by plasma is used) may be

performed.

[0115]Hydrogen treatment may be put in while forming the 1st interlayer insulation film 336. That is, after forming the nitriding oxidized silicon film of 200-nm thickness, hydrogen treatment may be performed as mentioned above, and it may remain after that, and the oxidized silicon film of 800-nm thickness may be formed.

[0116]Next, a contact hole is formed to the 1st interlayer insulation film 336, and the source wiring 337-340 and the drain wiring 341-343 are formed. In this example, it is considered as the cascade screen of the three-tiered structure which carried out the aluminum film which contains [this electrode] 100 nm and titanium for a titanium film at 300 nm, and carried out continuously forming of 150 nm of the titanium films by the sputtering technique. Of course, other conducting films may be sufficient.

[0117]Next, the 1st passivation film 344 is formed by a thickness of 50–500 nm (typically 200–300 nm). In this example, the nitriding oxidized silicon film of 300-nm thickness is used as the 1st passivation film 344. A silicon nitride film may be substituted for this. Of course, it is possible to use the same material as the 1st passivation film 41 of drawing 2.

[0118]It is effective to perform plasma treatment using the gas which contains hydrogen, such as H₂ and NH₃, in advance of formation of a nitriding oxidized silicon film. The

membrane quality of the 1st passivation film 344 is improved because the hydrogen excited by this pretreatment heat-treats by supplying the 1st interlayer insulation film 336. Since the hydrogen added by the 1st interlayer insulation film 336 is spread in the lower layer side simultaneously with it, an active layer can be hydrogenated effectively.

[0119]Next, the 2nd interlayer insulation film 347 that consists of organic resin as shown in drawing 6 (B) is formed. As organic resin, polyimide, polyamide, an acrylic, BCB (benz-cyclo-butene), etc. can be used. Since especially the 2nd interlayer insulation film 347 has the strong implications of flattening, its acrylic excellent in surface smoothness is preferred. At this example, an acrylic film is formed by the thickness which can fully carry out flattening of the level difference formed of TFT. What is necessary is just to be 1–5 micrometers (still more preferably 2–4 micrometers) preferably.

[0120]Next, the 2nd passivation film 348 of 100-nm thickness is formed on the 2nd interlayer insulation film 347. In this example, since the insulator layer containing Si, aluminum, N, O, and La is used, diffusion of the alkaline metal from the EL layer provided on it can be prevented. The heat which moisture was not made to invade into an EL layer simultaneously, and was generated in the EL layer can be distributed, and degradation of an EL layer and degradation of a flattening film (the 2nd interlayer insulation film) by heat can be controlled.

[0121]And the contact hole which reaches the drain wiring 343 is formed in the 2nd passivation film 348, the 2nd interlayer insulation film 347, and the 1st passivation film 344, and the picture element electrode 349 is formed. In this example, it patterns by forming an indium-tin-oxide (ITO) film in a thickness of 110 nm, and is considered as a picture element electrode. This picture element electrode 349 turns into the anode of an EL element. It is also possible to use for an indium oxide titanium film or ITO the film which mixed the zinc oxide as other materials.

[0122]In this example, it has the structure where the picture element electrode 349 was electrically connected to the drain area 331 of TFT for current control via the drain wiring 343. There are the following advantages in this structure.

[0123] Since the picture element electrode 349 will touch organic materials, such as an EL layer (luminous layer) and a charge transport layer, directly, the movable ion contained in the EL layer etc. may diffuse the inside of a picture element electrode. That is, the structure of this example cannot connect the picture element electrode 349 to the drain area 331 which is a part of direct active layer, but can prevent invasion of the movable ion to the inside of an active layer by relaying the drain wiring 343.

[0124] Next, it forms without forming EL layer 350 by the Toppan Printing method explained using drawing 1 and carrying out air release of the negative pole (MgAg electrode) 351 and the protection electrode 352 with vacuum deposition further, as shown in drawing 6 (C). It is desirable to precede to form EL layer 350 and the negative pole 351 at this time, to heat-treat to the picture element electrode 349, and to remove moisture thoroughly. Although a MgAg electrode is used as the negative pole of an EL element in this example, they may be other publicly known materials.

[0125] As EL layer 350 [Embodiment of the Invention] The material explained by **** can be used. Although two-layer structure which becomes by the electron hole transporting bed (Hole transporting layer) and a luminous layer (Emitting layer) is made into an EL layer in this example, either a hole injection layer, an electronic injection layer or an electron transport layer may be provided. In this way, various examples are already reported and combination may use which the composition.

[0126] In this example, polytetrahydro thiophenyl phenylene which is a polymer precursor as an electron hole transporting bed is formed by print processes, and it is considered as polyphenylene vinylene with heating. As a luminous layer, what carried out molecular dispersion of the PBD of 1, 3, and 4-oxadiazole derivative to the polyvinyl carbazole 30 to 40% was formed with vacuum deposition, and the coumarin 6 is added about 1% as a green luminescence center.

[0127] Although it is possible for the protection electrode 352 to also protect EL layer 350 from moisture or oxygen, it is good to form the 3rd passivation film 353 still more preferably. In this example, the silicon nitride film of 300-nm thickness is provided as the 3rd passivation film 353. You may form continuously without this 3rd passivation film's also carrying out air release after the protection electrode 352. Of course, as the 3rd passivation film 353, the same material as the 3rd passivation film 50 of drawing 2 can be used.

[0128] The protection electrode 352 has a typical metal membrane which is provided in order to prevent degradation of the MgAg electrode 351, and uses aluminum as the main ingredients. Of course, other materials may be sufficient. Since EL layer 350 and the MgAg electrode 351 are dramatically weak for moisture, it is desirable to form continuously without carrying out air release even of the protection electrode 352, and to protect an EL layer from the open air.

[0129] The thickness of EL layer 350 should just set thickness of 10–400 nm (typically 60–150 nm, preferably 100–120 nm) and the MgAg electrode 351 to 80–200 nm (typically 100–150 nm).

[0130] In this way, the active-matrix type EL display of structure as shown in drawing 6 (C) is completed. By the way, by arranging TFT of the optimal structure not only for a picture element part but a driving circuit part, the active-matrix type EL display of this example shows very high reliability, and its operating characteristic may also improve.

[0131] First, TFT which has the structure of reducing hot carrier injection so that working

speed may not be reduced as much as possible is used as n channel type TFT205 of the CMOS circuit which forms a drive circuit. As a drive circuit here, a shift register, a buffer, a level shifter, a sampling circuit (sample and hold circuit), etc. are included. In performing a digital drive, signal transformation circuits, such as a D/A converter, are also included and it gets.

[0132]In the case of this example, as shown in drawing 6 (C), in LDD region 357, the active layer of n channel type TFT205 has lapped with the gate electrode 313 on both sides of the gate dielectric film 311 including the source region 355, the drain area 356, LDD region 357, and the channel forming region 358.

[0133]The consideration for not reducing working speed forms the LDD region only in the drain area side. This n channel type TFT205 seldom needed to care about the OFF state current value, and it is better to attach greater importance than to it to working speed. Therefore, as for LDD region 357, it is desirable to keep in a gate electrode in piles thoroughly, and to lessen a resistance component as much as possible. Namely, it is better to abolish what is called offset.

[0134]Since degradation by hot carrier injection hardly worries p channel type TFT206 of a CMOS circuit, it does not need to provide an LDD region in particular. Of course, it is also possible to provide an LDD region like n channel type TFT205, and to take the measure against hot carriers.

[0135]The sampling circuit is somewhat special compared with other circuits also in a drive circuit, and a high current flows through a channel forming region bidirectionally. That is, the role of the source region and a drain area interchanges. It is desirable to arrange TFT which needs to hold down an OFF state current value low as much as possible, and has a function about the middle of TFT for switching and TFT for current control in such meanings.

[0136]Therefore, as for n channel type TFT which forms a sampling circuit, it is desirable to arrange TFT of structure as shown in drawing 10. As shown in drawing 10, a part of LDD regions 901a and 901b lap with the gate electrode 903 via the gate dielectric film 902. This effect is as explanation of TFT202 for current control having described, and, in the case of a sampling circuit, it differs in that it provides in the form which faces across the channel forming region 904.

[0137]When completing to drawing 6 (C) actually, airtightness is high so that it may not be further put to the open air, and it is preferred to carry out packaging (enclosure) by housing materials, such as protective films with little degasifying (a laminate film, an ultraviolet-curing-resin film, etc.) and a ceiling can made from ceramics. In that case, the reliability (life) of an EL layer improves by making the inside of a housing material into an inert atmosphere, or arranging a hygroscopic material (for example, barium oxide) inside.

[0138]If processing of packaging etc. raises airtightness, the connector (flexible printed circuit: FPC) for connecting the terminal and external signal terminal which were taken about from the element formed on the substrate or the circuit will be attached, and it will complete as a product. The EL display changed into such a state where it can ship is called EL module in this specification.

[0139]The composition of the active-matrix type EL display of this example is explained here using the perspective view of drawing 7. The active-matrix type EL display of this example comprises the picture element part 602 formed on the glass substrate 601, the gate side drive circuit 603, and the source side drive circuit 604. TFT605 for switching of a

picture element part is n channel type TFT, and is arranged on the intersection of the gate wire 606 connected to the gate side drive circuit 603, and the source wiring 607 connected to the sauce side drive circuit 604. The drain of TFT605 for switching is connected to the gate of TFT608 for current control.

[0140]The sauce side of TFT608 for current control is connected to the current supply source line 609, and EL element 610 is connected to the drain of TFT608 for current control.

[0141]And the input-and-output wiring (connection wiring) 612 and 613 for transmitting a signal to a drive circuit and the input-and-output wiring 614 connected to the current supply source line 609 are formed in FPC611 used as external input output terminals.

[0142]An example of the circuitry of the EL display shown in drawing 7 is shown in drawing 8. this example -- an EL display -- sauce -- a side -- a drive circuit -- 701 -- a gate -- a side -- a drive circuit -- (A) -- 707 -- a gate -- a side -- a drive circuit -- (B) -- 711 -- a picture element part -- 706 -- having --- **** . It is the general term with which the drive circuit included the sauce side processing circuit and the gate side drive circuit into this specification.

[0143]The sauce side drive circuit 701 is provided with the shift register 702, the level shifter 703, the buffer 704, and the sampling circuit (sample and hold circuit) 705. The gate side drive circuit (A) 707 is provided with the shift register 708, the level shifter 709, and the buffer 710. The gate side drive circuit (B) 711 is also the same composition.

[0144]Driver voltages are 5-16V (typically 10V), and, as for the shift registers 702 and 708, the structure shown by 205 of drawing 6 (C) is [n channel type TFT used for the CMOS circuit which forms a circuit] suitable here.

[0145]The level shifters 703 and 709 and the buffers 704 and 710 have the suitable CMOS circuit containing n channel type TFT205 of drawing 6 (C) like the shift register. It is effective to make a gate wire into multi-gate structures, such as double gated structure and triple gate structure, when raising each circuit reliability.

[0146]Since the source region and a drain area are reversed and also the sampling circuit 705 needs to reduce an OFF state current value, the CMOS circuit containing n channel type TFT208 of drawing 10 is suitable.

[0147]The picture element part 706 arranges the pixel of the structure shown in drawing 2.

[0148]The above-mentioned composition is easily realizable by producing TFT according to the making process shown in drawing 4 - 6. Although this example shows only the composition of a picture element part and a drive circuit, If the making process of this example is followed, I think that it is possible to form logic circuits other than drive circuits, such as a signal dividing network, a D/A converter circuit, an operational amplifier circuit, and a gamma correction circuit, on the same board, and a memory part, a microprocessor, etc. can be formed further.

[0149]The EL module of this example also including a housing material is explained using drawing 11 (A) and (B). The numerals used by drawing 7 and drawing 8 if needed will be quoted.

[0150]On the substrate (the ground film under TFT is included) 1700, the picture element part 1701, the sauce side drive circuit 1702, and the gate side drive circuit 1703 are formed. The various wiring from each drive circuit results in FPC611 through the input-and-output wiring 612-614, and is connected to an external instrument.

[0151]this time -- at least -- a picture element part -- as a drive circuit and a picture element part are surrounded preferably, the housing material 1704 is formed. Rather than the outer size (height) of the picture element part 1701, inside dimension (depth) is the shape or sheet shape of having a large crevice, and with the adhesives 1705, as the housing material 1704 forms a closed space in collaboration with the substrate 1700, it adheres to the substrate 1700. At this time, an EL element will be in the state where it was thoroughly enclosed with said closed space, and will be thoroughly intercepted from the open air. Two or more housing materials 1704 may be formed.

[0152]The construction material of the housing material 1704 has preferred insulating materials, such as glass and polymer. For example, amorphous glass (borosilicate salt glass, quartz, etc.), glass ceramics, ceramic glass, organic system resin (acrylic resin, styrene resin, polycarbonate system resin, epoxy system resin, etc.), and silicone series resin are mentioned. Ceramics may be used. If the adhesives 1705 are insulating materials, it is also possible to use metallic materials, such as a stainless alloy.

[0153]The construction material of the adhesives 1705 can use adhesives, such as epoxy system resin and acrylate system resin. Thermosetting resin and a photo-setting resin can also be used as adhesives. However, it is required to be the construction material which does not penetrate oxygen and moisture as much as possible.

[0154]As for the opening 1706 between a housing material and the substrate 1700, it is desirable to be filled up with inactive gas (argon, helium, nitrogen, etc.). It is possible not only gas but to use inert liquid objects (representing [by the perfluoro alkane] liquefied fluorinated carbon etc.). About an inert liquid object, material which is used by JP,8-78159,A may be sufficient.

[0155]It is also effective to provide a drier in the opening 1706. Material which is indicated to JP,9-148066,A can be used as a drier. What is necessary is typically, just to use barium oxide.

[0156]As shown in drawing 11 (B), two or more pixels which have the separately isolated EL element in a picture element part are provided, and they all have the protection electrode 1707 as a common electrode. Although it presupposed that it is preferred to carry out continuously forming without carrying out air release of an EL layer, the negative pole (MgAg electrode), and the protection electrode in this example, if an EL layer and the negative pole are formed using the same mask material and only a protection electrode is formed with another mask material, the structure of drawing 11 (B) is realizable.

[0157]An EL layer and the negative pole should provide only a picture element part, and it is not necessary to provide them on a drive circuit at this time. Of course, even if provided on the drive circuit, it does not become a problem, but it is more desirable not to provide, if it takes into consideration that the alkaline metal is contained in an EL layer.

[0158]The protection electrode 1707 is connected to the input-and-output wiring 1709 in the field shown by 1708. The input-and-output wiring 1709 is wiring for giving predetermined voltage (earth potentials, specifically [in this example] 0V) to the protection electrode 1707, and is connected to FPC611 via the conductive paste material 1710.

[0159]Here explains the making process for realizing contact structure in the field 1708 using drawing 12.

[0160]First, the state of drawing 6 (A) is acquired according to the process of this example. At this time, in a substrate end (field shown by 1708 in drawing 11 (B)), the 1st interlayer insulation film 336 and the gate dielectric film 311 are removed, and the input-and-output wiring 1709 is formed on it. Of course, it is formed simultaneously with the source wiring of drawing 6 (A), and drain wiring. (Drawing 12 (A))

[0161]Next, when etching the 2nd passivation film 348, the 2nd interlayer insulation film 347, and the 1st passivation film 344 in drawing 6 (B), the field shown by 1801 is removed and the aperture 1802 is formed. (Drawing 12 (B))

[0162]In a picture element part, the formation process (a picture element electrode, an EL layer, and the formation process of the negative pole) of an EL element is performed in this state. Under the present circumstances, in the field shown in drawing 12, an EL element is made not to be formed using a mask material. And after forming the negative pole 351, the protection electrode 352 is formed using another mask material. Thereby, the protection electrode 352 and the input-and-output wiring 1709 are electrically connected. The 3rd passivation film 353 is formed and the state of drawing 12 (C) is acquired.

[0163]Contact structure of the field shown by 1708 of drawing 11 (B) by the above process is realized. And the input-and-output wiring 1709 is a crevice (however, it fills up with the adhesives 1705.) about between the housing material 1704 and the substrates 1700. That is, the thickness which can fully carry out flattening of the level difference of input-and-output wiring is required for the adhesives 1705. It passes and is connected to FPC611. Although the input-and-output wiring 1709 was explained here, other output wires 612-614 are similarly connected to FPC611 through the bottom of the housing material 1704.

[0164][Example 2] This example shows a different example from the composition which showed drawing 3 (B) the composition of the pixel to drawing 13.

[0165]In this example, two pixels shown in drawing 3 (B) are arranged so that it may become symmetrical about the current supply source line 212 for giving earth potentials. That is, as shown in drawing 13, the number of the wiring to need can be reduced by communalizing the current supply source line 212 between two adjoining pixels. TFT structure arranged in a pixel may remain as it is.

[0166]If it has such composition, it will become possible to produce a higher definition picture element part, and the quality of a picture will improve.

[0167]According to the making process of Example 1, it can realize easily, and just refer to the explanation of Example 1 or drawing 2 for the composition of this example about TFT structure etc.

[0168][Example 3] This example explains the case where the picture element part of a different structure from drawing 2 is formed, using drawing 14. The process of forming the 2nd interlayer insulation film 44 should just follow Example 1. Since TFT201 for switching covered with the 2nd interlayer insulation film 44 and TFT202 for current control are the same structures as drawing 1, explanation here is omitted.

[0169]If a contact hole is formed to the 2nd passivation film 45, the 2nd interlayer insulation film 44, and the 1st passivation film 41 in the case of this example, after forming the picture element electrode 51, the negative pole 52 and EL layer 53 are formed. In this example, after forming the negative pole 52 with a vacuum deposition method, EL layer 53 is formed with the Toppan Printing method or screen printing, with

the dried inert atmosphere maintained.

[0170]In this example, the aluminum alloy film (aluminum film containing 1wt% of titanium) of 150-nm thickness is provided as the picture element electrode 51. As long as it is a metallic material as a material of a picture element electrode, what kind of material may be sufficient, but it is preferred that it is material with high reflectance. The thickness of EL layer 53 may be 120 nm, using the MgAg electrode of 120-nm thickness as the negative pole 52.

[0171]In this example, carry out molecular dispersion of the PBD of 1, 3, and 4-oxadiazole derivative to a polyvinyl carbazole 30 to 40%, use as an EL material what added the coumarin 6 about 1% as a luminescence center, it is made to mix a solvent, and EL formation thing is produced. And the EL formation thing is applied with the Toppan Printing method or screen printing, baking treatment is performed, and the green luminous layer of 50-nm thickness is obtained. And TPD of 70-nm thickness is formed with vacuum deposition on it, and EL layer 53 is obtained.

[0172]Next, the anode 54 which becomes with a transparent conducting film (this example ITO film) is formed in a thickness of 110 nm. In this way, if EL element 209 is formed and the 3rd passivation film 55 is formed as the material shown in Example 1 is also, the pixel of structure as shown in drawing 14 will be completed.

[0173]When it is considered as the structure of this example, as for the substrate with which TFT was formed, a green light generated by each pixel is emitted to an opposite hand. Therefore, the field in a pixel in which the whole region, i.e., TFT, was formed mostly can also be used as an effective luminous region. As a result, the effective emission area of a pixel improves substantially and the luminosity and contrast ratio (ratio of light and darkness) of a picture improve.

[0174]The composition of this example can be freely combined with any composition of Examples 1 and 2.

[0175][Example 4] Although Examples 1-4 explained the case of top gate type TFT, since this invention is not limited to TFT structure, you may carry out using the bottom product gated mode TFT (typically reverse stagger type TFT). Reverse stagger type TFT could be formed by what kind of means.

[0176]Since a routing counter is the structure which is easy to make it less than top gate type TFT, reverse stagger type TFT is dramatically advantageous to reduction of the manufacturing cost which is a technical problem of this invention. The composition of this example can be freely combined with any composition of Examples 2 and 3.

[0177][Example 5] In drawing 6 (C) of Example 1, or the structure of drawing 2, it is effective to use a high material of a radiation effect like the 2nd passivation film 45 as a ground film provided between an active layer and a substrate. In order that especially TFT for current control may send current for a long time, it is easy to generate heat, and degradation by self-generation of heat can pose a problem. In such a case, the heat deterioration of TFT can be prevented because a ground film has a radiation effect like this example.

[0178]of course, it is also preferred the effect protected from the movable ion etc. which are diffused from a substrate, and to use the laminated structure of the 1st passivation film 41, the compound which contains Si, aluminum, N, O, and M similarly, and the insulator layer containing silicon, since it is important.

[0179]The composition of this example can be freely combined with any composition of

Examples 1-4.

[0180][Example 6] When it is considered as the pixel structure shown in Example 3, since a substrate is emitted to an opposite hand, the light emitted from an EL layer does not need to care about the transmissivity of the insulator layer etc. which exist between a substrate and a picture element electrode. That is, even if it is material with low transmissivity somewhat, it can use.

[0181]Therefore, it is advantageous when using the carbon film called diamond membrane or an amorphous carbon film as the ground film 12, the 1st passivation film 41, or the 2nd passivation film 45. That is, since it is not necessary to care about decline in transmissivity, thickness can be thickly set up like 100–500 nm, and it is possible to heighten a radiation effect more.

[0182]As for thickness, since the decline in transmissivity should be too avoided about the case where the above-mentioned carbon film is used for the 3rd passivation film 50, it is preferred to use about 5–100 nm.

[0183]When using a carbon film for any of the ground film 12, the 1st passivation film 41, the 2nd passivation film 45, or the 3rd passivation film 50 also in this example, it is effective to laminate with other insulator layers and to use.

[0184]This example is especially effective when considering it as the pixel structure shown in Example 3, but it is possible to combine with Examples 1, 2, and 4 or any composition of 5 freely.

[0185][Example 7] In this invention, by making TFT for switching into multi-gate structure in the pixel of an EL display, the OFF state current value of TFT for switching was reduced, and the necessity for retention volume is eliminated. This is a device for utilizing the area which retention volume monopolizes effectively as a luminous region.

[0186]however, lose retention volume thoroughly -- the effect of extending an effective emission area only by making the area of exclusive use small is acquired also until there is nothing. That is, it is enough by making TFT for switching into multi-gate structure to reduce an OFF state current value and just to carry out reduction of the area of exclusive use of retention volume.

[0187]In that case, as shown in drawing 15, the retention volume 1401 may be formed in the gate of TFT202 for current control, and parallel to the drain of TFT201 for switching.

[0188]The composition of this example is freely combinable with any composition of Examples 1–6. That is, retention volume is only provided in a pixel and limitation is added to neither TFT structure nor the material of an EL layer.

[0189][Example 8] In Example 1, although laser crystallization is used as means forming of the crystalline silicon film 302, the case where different crystallization means are used is explained at this example.

[0190]In this example, after forming an amorphous silicon film, it crystallizes using the art indicated to JP,7-130652,A. The art indicated in the gazette is the art of considering it as the catalyst which promotes crystallization (promotion), and obtaining a high crystalline crystalline silicon film using elements, such as nickel.

[0191]After a crystallization stage is completed, the process of removing the catalyst used for crystallization may be performed. In that case, what is necessary is just to carry out gettering of the catalyst by the art indicated to JP,10-270363,A or JP,8-330602,A.

[0192]TFT may be formed using the art written in the application specification of Japanese Patent Application No. 11-076967 by these people.

[0193]As mentioned above, the making process shown in Example 1 is one example, and if the structure of drawing 6 (C) of drawing 2 or Example 1 is realizable, it will be satisfactory even if it uses other making processes.

[0194]The composition of this example can be freely combined with any composition of Examples 1-7.

[0195][Example 9] In driving the EL display of this invention, the analog drive using the analog signal as a picture signal can also be performed, and the digital drive using a digital signal can also be performed.

[0196]When performing an analog drive, an analog signal is sent to the source wiring of TFT for switching, and the analog signal included the gradation information serves as gate voltage of TFT for current control. And the current which flows into an EL element is controlled by TFT for current control, the luminescence intensity of an EL element is controlled, and a gradation display is performed. When performing an analog drive, it is good to operate TFT for current control in a saturation region.

[0197]On the other hand, when performing a digital drive, unlike an analog gradation display, the gradation display called time division driving is performed. That is, by adjusting the length of emission time, it shows as color gradation is changing visually. When performing a digital drive, it is good to operate TFT for current control in a linear zone.

[0198]Since speed of response of an EL element is dramatically quick compared with a liquid crystal element, it can be driven at high speed. Therefore, it can be said that it is an element suitable for the time division driving which divides one frame into two or more subframes, and performs a gradation display.

[0199]Thus, since this invention is the art about element structure, what kind of thing may a drive method be?

[0200][Example 10] Although it presupposed that it is preferred to use organic electroluminescence material as an EL layer in Example 1, even if this invention uses an inorganic EL material, it can be carried out. However, since the present inorganic EL material has dramatically high driver voltage, when performing an analog drive, TFT which has the resisting pressure characteristic that such driver voltage can be borne must be used.

[0201]Or if the inorganic EL material in which driver voltage is prospective still lower is developed, applying to this invention is possible.

[0202]The composition of this example can be freely combined with any composition of Examples 1-9.

[0203][Example 11] Since the active-matrix type EL display (EL module) formed by carrying out this invention is a spontaneous light type, it is excellent in the visibility in a bright place compared with the liquid crystal display. Therefore, a use is large as an EL display (the display display incorporating an EL module is pointed out) of a direct viewing type.

[0204]The size of an angle of visibility is mentioned as one of the points with a more advantageous EL display than a liquid crystal display. Therefore, it is good to use the EL display of this invention for appreciating TV broadcast etc. by a big screen as a display display (display monitor) of 30 inches or more (typically 40 inches or more) of vertical angles.

[0205]It not only can use as EL displays (a personal computer monitor, the monitor for TV broadcast reception, an advertising display monitor, etc.), but it can use as a display

display of various electronic devices.

[0206]As such an electronic device, a video camera, a digital camera, a goggles type display (head mount display), car navigation, a personal computer, and a Personal Digital Assistant (a mobile computer.) the picture reproducers (concrete -- a compact disk (CD).) provided with the recording medium, such as a cellular phone or a digital book Recording media, such as a laser disc (registered trademark) (LD) or a digital versatile disc (DVD), are played, and the device provided with the display which can display the picture etc. are mentioned. The example of these electronic devices is shown in drawing 16.

[0207]Drawing 16 (A) is a personal computer and contains the main part 2001, the case 2002, the indicator 2003, and the keyboard 2004. This invention can be used for the indicator 2003.

[0208]Drawing 16 (B) is a video camera and contains the main part 2101, the indicator 2102, the voice input part 2103, the operation switch 2104, the battery 2105, and the television part 2106. This invention can be used for the indicator 2102.

[0209]Drawing 16 (C) is some head attachment type EL displays (right piece side), and contains the main part 2201, the signal cable 2202, the head fixing band 2203, the display monitor 2204, the optical system 2205, and the display 2206. This invention can be used for the display 2206.

[0210]drawing 16 --- (--- D ---) --- a recording medium -- having had -- picture reproducer (specifically DVD reproducer) -- it is -- a main part -- 2301 -- recording media (CD, LD, or DVD) -- 2302 -- an operation switch -- 2303 -- an indicator -- (--- a ---) -- 2304 -- an indicator -- (--- b ---) -- 2305 -- containing . This invention can be used for these indicators (a) and (b), although an indicator (a) mainly displays picture information and an indicator (b) mainly displays text. This invention can be used for a CD reproduction device, a game machine machine, etc. as picture reproducer provided with the recording medium.

[0211]Drawing 16 (E) is a portable (mobile) computer, and contains the main part 2401, the camera part 2402, the television part 2403, the operation switch 2404, and the indicator 2405. This invention can be used for the indicator 2405.

[0212]Drawing 16 (F) is an EL display and contains the case 2501, the buck 2502, and the indicator 2503. This invention can be used for the indicator 2503. Since the angle of visibility of an EL display is large, when it big-screen-izes compared with a liquid crystal display, it is advantageous, and in the display of 10 inches or more (especially 30 inches or more of vertical angles) of vertical angles, it is advantageous.

[0213]If the light emitting luminance of an EL material will become high in the future, it will also become possible to carry out extended projection of the light containing the outputted picture information with a lens etc., and to use for the projector of a front type or a rear mold.

[0214]As mentioned above, the scope of this invention is very wide, and applying to the electronic device of all fields is possible. The electronic device of this example is realizable, combining Examples 1-10 freely.

[0215]

[Effect of the Invention]By using this invention, an EL layer can be formed very cheaply. Therefore, the manufacturing cost which produces an EL display is reduced.

[0216]It can prevent spreading an alkaline metal from an EL layer and having an adverse

effect on a TFT characteristic by providing the insulator layer which can bar the penetration of an alkaline metal between an EL layer and TFT. As a result, the performance of operation and reliability of an EL display can be raised substantially. [0217]The manufacturing cost of an electronic device is reduced by using the EL display which can be manufactured cheaply as a display display. Imaging quality becomes it is good and possible [producing a durable (it is reliable) application product (electronic device)] by using the EL display which raised the above-mentioned performance of operation and reliability.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]The figure for explaining the principle of the Toppan Printing method.

[Drawing 2]The figure showing the section structure of the picture element part of an EL display.

[Drawing 3]The figure showing the upper surface structure and composition of a picture element part of an EL display.

[Drawing 4]The figure showing the making process of a active-matrix type EL display.

[Drawing 5]The figure showing the making process of a active-matrix type EL display.

[Drawing 6]The figure showing the making process of a active-matrix type EL display.

[Drawing 7]The figure showing the appearance of an EL module.

[Drawing 8]The figure showing the circuit block composition of an EL display.

[Drawing 9]The figure to which the picture element part of the EL display was expanded.

[Drawing 10]The figure showing the element structure of the sampling circuit of an EL display.

[Drawing 11]The figure showing the appearance and section structure of an EL module.

[Drawing 12]The figure showing the making process of contact structure.

[Drawing 13]The figure showing the composition of the picture element part of an EL display.

[Drawing 14]The figure showing the section structure of the picture element part of an EL display.

[Drawing 15]The figure showing the composition of the picture element part of an EL display.

[Drawing 16]The figure showing the example of an electronic device.

[Translation done.]

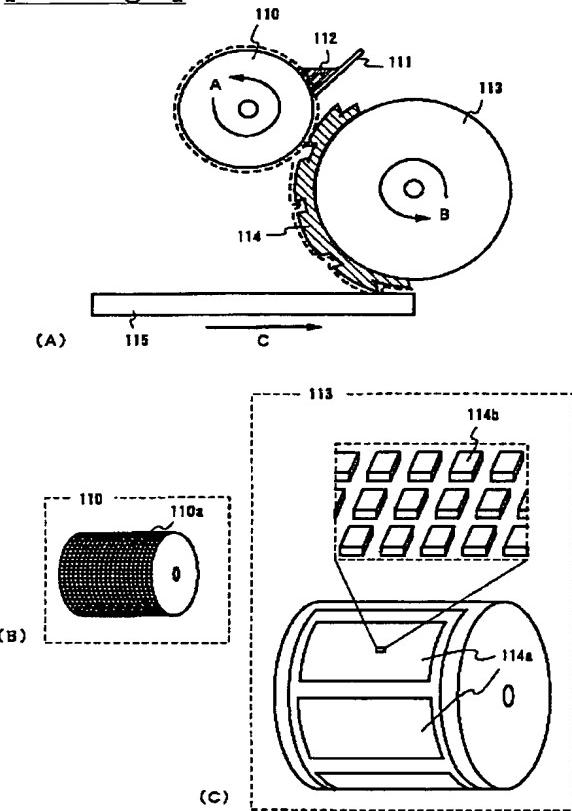
* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

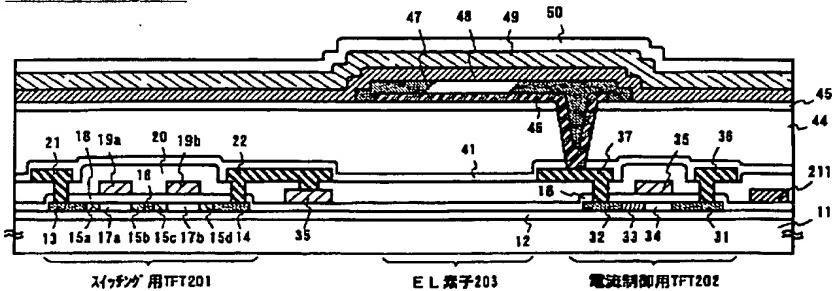
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

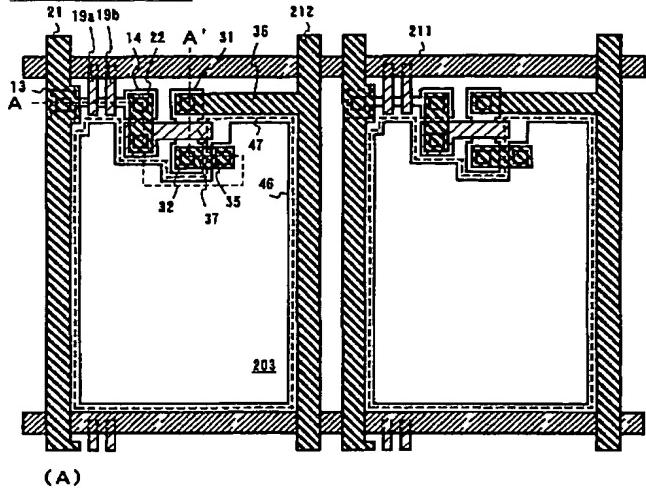
[Drawing 1]



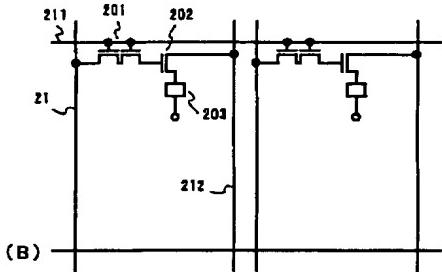
[Drawing 2]



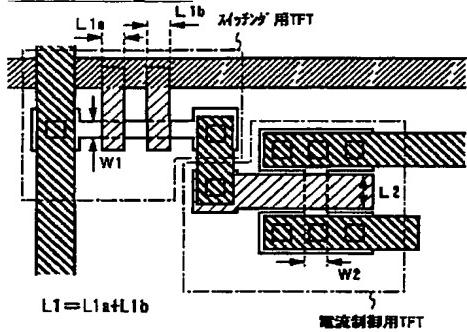
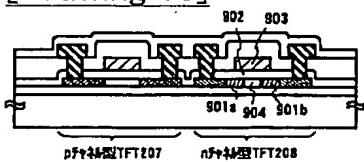
11:基板 12:下地層 13:ソーラ電極 14:ドライブ電極 15a～15d:LCD電極 16:高透明不純物領域
 17a,17b:ナノ化成膜層 18:ガラス基板 19a:ソーラ電極 20:ドライブ電極 21:ソーラ電極
 22:ドライブ電極 23:ゲート電極 31:ソーラ電極 32:ドライブ電極 33:LCD電極 34:ナノ化成膜層
 35:ゲート電極 36:ソーラ電極 37:ドライブ電極 41:ドライブ電極 42:ソーラ電極
 45:第2A遮光層 46:遮光電極 47:EL層 48:遮光層 49:保護電極
 50:第3A遮光層

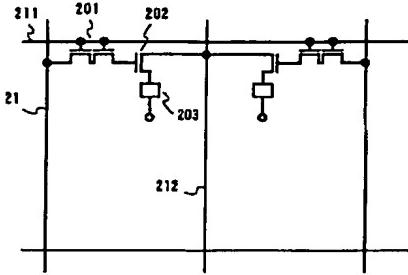
[Drawing 3]

(A)

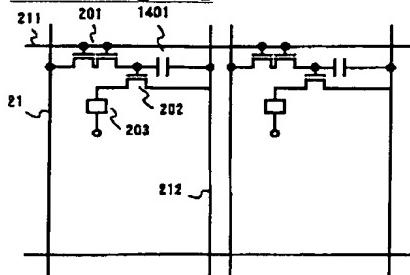


(B)

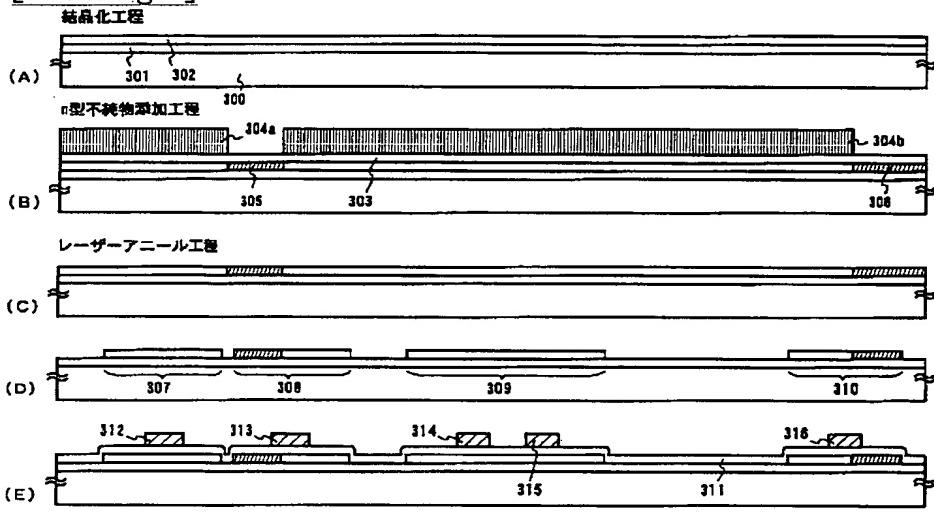
[Drawing 9][Drawing 10][Drawing 13]



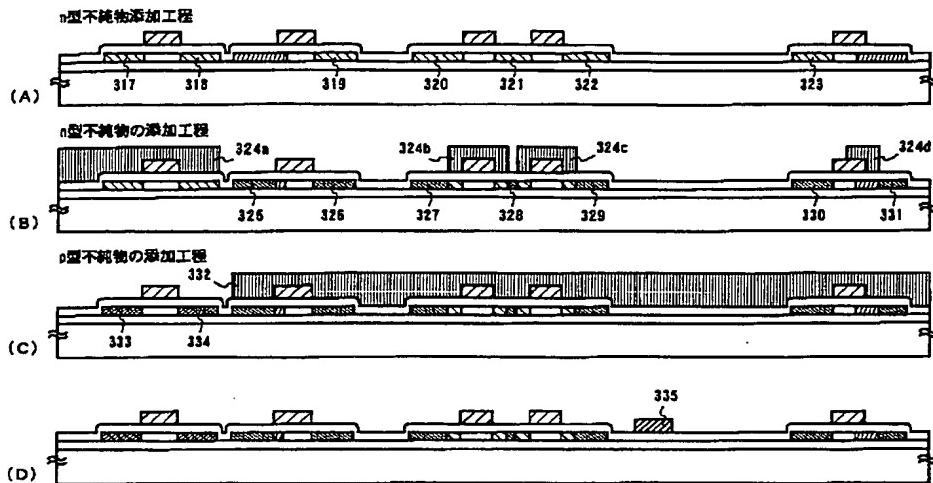
[Drawing 15]



[Drawing 4]

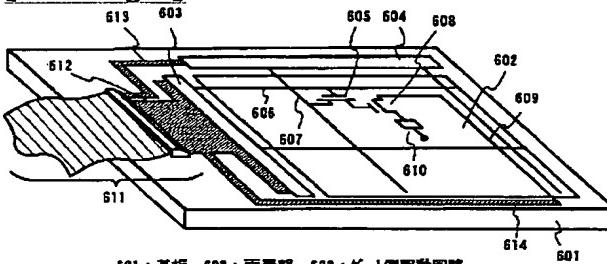


[Drawing 5]



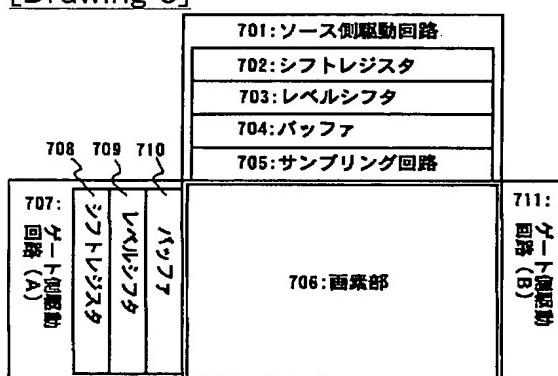
317～323:n型不純物領域(c) 324a～324d, 332:レジストマスク 325～331:n型不純物領域(a) 333, 334:p型不純物領域(a)
335:ゲート配線

[Drawing 7]

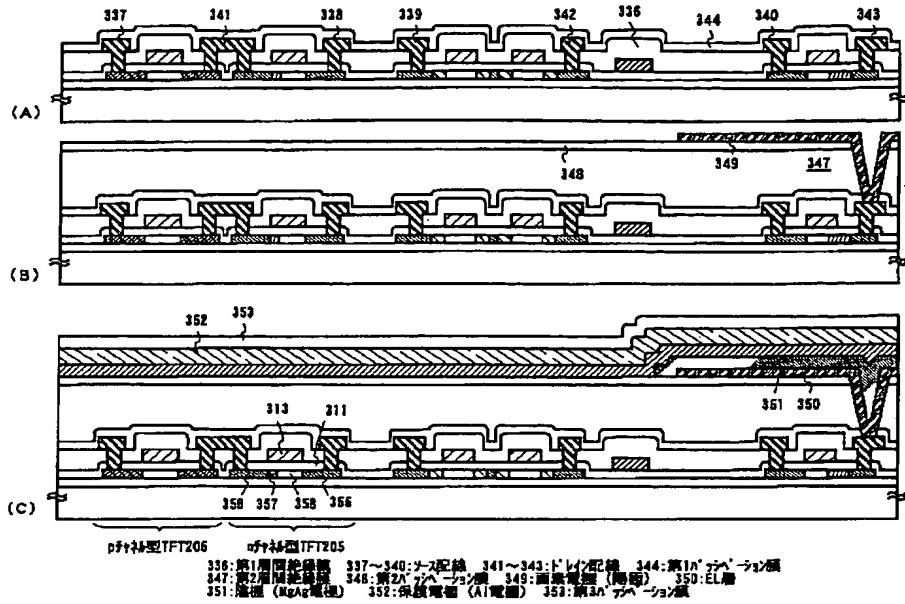


601:基板 602:画素部 603:ゲート側駆動回路
604:ソース側駆動回路 605:アピング用TFT 606:ゲート配線
607:ソース配線 608:電流制御用TFT 609:電源供給線
610:EL素子 611:FPC 612～614:入出力配線

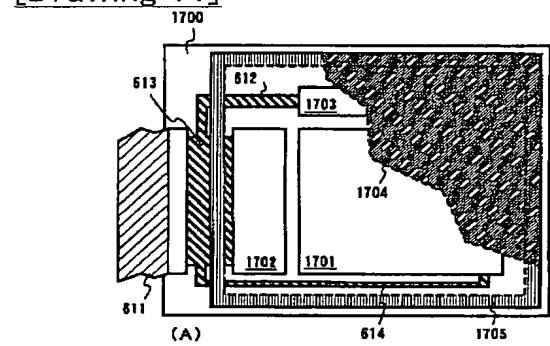
[Drawing 8]



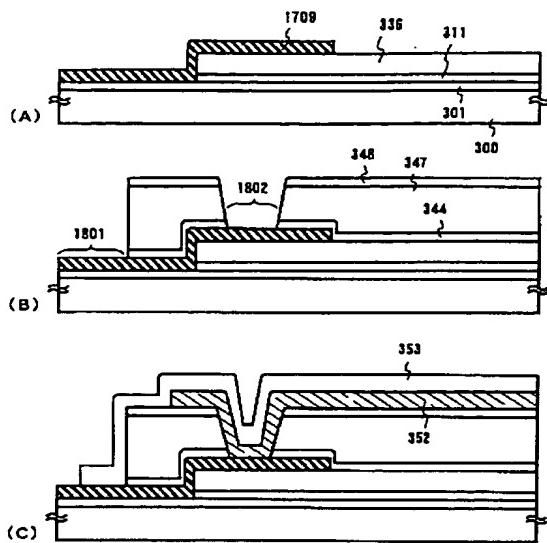
[Drawing 6]



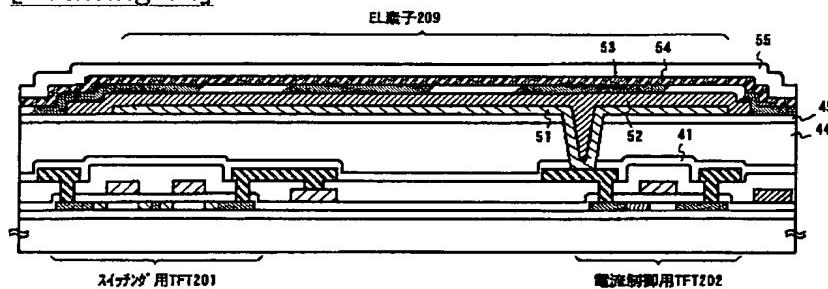
[Drawing 11]



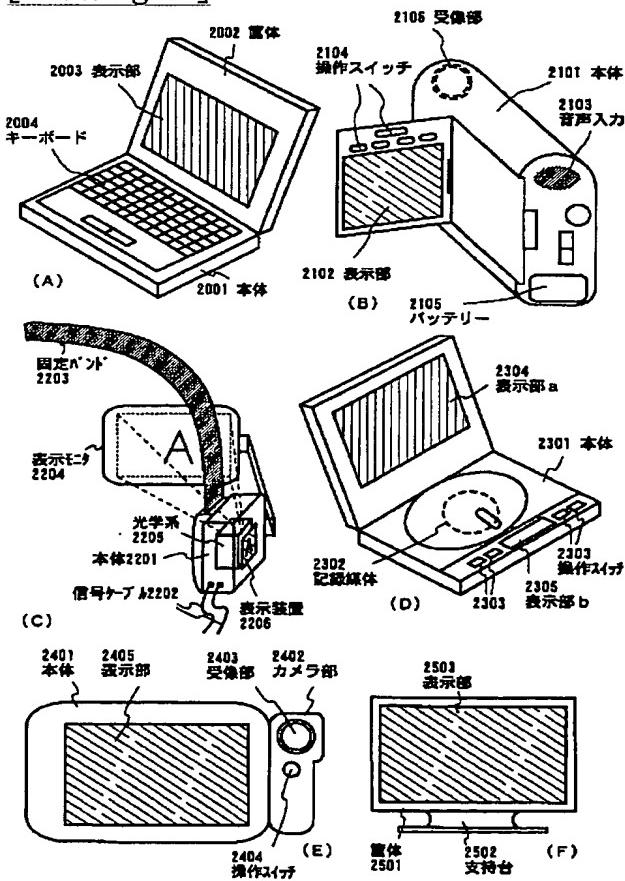
[Drawing 12]



[Drawing 14]



[Drawing 16]



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-76873

(P2001-76873A)

(43)公開日 平成13年3月23日(2001.3.23)

(51)Int.Cl. ⁷	識別記号	F I	マーク [*] (参考)
H 05 B 33/10		H 05 B 33/10	
G 09 F 9/00	3 3 8	G 09 F 9/00	3 3 8
9/30	3 3 8	9/30	3 3 8
	3 6 5		3 6 5 Z
H 01 L 29/786		H 05 B 33/12	B

審査請求 未請求 請求項の数10 O.L (全 20 頁) 最終頁に統く

(21)出願番号	特願2000-194845(P2000-194845)	(71)出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22)出願日	平成12年6月28日(2000.6.28)	(72)発明者	山崎 舜平 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(31)優先権主張番号	特願平11-182598	(72)発明者	水上 真由美 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(32)優先日	平成11年6月28日(1999.6.28)	(72)発明者	小沼 利光 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(33)優先権主張国	日本 (JP)		

(54)【発明の名称】 電気光学装置の作製方法

(57)【要約】

【課題】 E-L表示装置及びそれを具備した電子装置の製造コストを低減することを課題とする。

【解決手段】 アクティブマトリクス型E-L表示装置において、画素部に形成するE-L材料を、印刷法により形成することを特徴とする。印刷法としては凸版印刷法又はスクリーン印刷法を用いることができる。これによりE-L層の形成工程を簡略化し、製造コストの低減を図る。

【特許請求の範囲】

【請求項1】印刷法によりEL形成物を印刷することを特徴とする電気光学装置の作製方法。

【請求項2】基板面に複数の半導体素子を形成する工程と、

前記複数の半導体素子の各々に接続された複数の画素電極を形成する工程と、

前記複数の画素電極の上にEL形成物を印刷する工程と、

を有することを特徴とする電気光学装置の作製方法。

【請求項3】基板面に複数の半導体素子を形成する工程と、

前記複数の半導体素子の各々に接続された複数の画素電極を形成する工程と、

前記複数の画素電極の上にEL形成物を印刷した後、前記EL形成物に加熱処理を施すことを特徴とする電気光学装置の作製方法。

【請求項4】基板面に複数の半導体素子を形成する工程と、

前記複数の半導体素子の各々に接続された複数の画素電極を形成する工程と、

前記複数の画素電極の上に第1のEL材料を形成する工程と、

前記第1のEL材料の上に気相法により第2のEL材料を形成する工程と、

を有し、

前記第1のEL材料はEL形成物を印刷することにより形成されることを特徴とする電気光学装置の作製方法。

【請求項5】基板面に複数の半導体素子を形成する工程と、

前記複数の半導体素子の各々に接続された複数の画素電極を形成する工程と、

前記複数の画素電極の上に第1のEL材料を形成する工程と、

前記第1のEL材料の上に気相法により第2のEL材料を形成する工程と、

を有し、

前記第1のEL材料は、EL形成物を印刷した後、該EL形成物に加熱処理を施すことにより形成されることを特徴とする電気光学装置の作製方法。

【請求項6】請求項1乃至請求項5のいずれか一において、前記EL形成物はEL材料と溶媒との混合物であることを特徴とする電気光学装置の作製方法。

【請求項7】請求項6において、前記EL材料は有機化合物であることを特徴とする電気光学装置の作製方法。

【請求項8】請求項1乃至請求項5のいずれか一において、前記EL形成物は、不活性ガスが充填された室内で印刷されることを特徴とする電気光学装置の作製方法。

【請求項9】請求項8において、前記不活性ガスが充填された室内は大気圧状態もしくは加圧状態に保持されて

いることを特徴とする電気光学装置の作製方法。

【請求項10】請求項1乃至請求項6において、前記EL形成物は凸版を用いた印刷法により印刷されることを特徴とする電気光学装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体素子（半導体薄膜を用いた素子、代表的には薄膜トランジスタ）を基板上に作り込んで形成されたEL（エレクトロルミネッセンス）表示装置に代表される電気光学装置及びその電気光学装置を表示ディスプレイとして有する電子装置（電子機器）に関する。特にそれらの作製方法に関する。

【0002】

【従来の技術】近年、基板上に薄膜トランジスタ（以下、TFTという）を形成する技術が大幅に進歩し、アクティブラチクス型表示装置への応用開発が進められている。特に、ポリシリコン膜を用いたTFTは、従来のアモルファスシリコン膜を用いたTFTよりも電界効果移動度が高いので、高速動作が可能である。そのため、従来、基板外の駆動回路で行っていた画素の制御を、画素と同一の基板上に形成した駆動回路で行うことが可能となっている。

【0003】このようなアクティブラチクス型表示装置は、同一基板上に様々な回路や素子を作り込むことで製造コストの低減、表示装置の小型化、歩留まりの上昇、スループットの低減など、様々な利点が得られるとして注目されている。

【0004】アクティブラチクス型EL表示装置は、各画素のそれぞれにTFTであるスイッチング素子を設け、そのスイッチング素子によって電流制御を行う駆動素子を動作させてEL層（発光層）を発光させる。例えば米国特許番号5,684,365号（日本国公開公報：特開平8-234683号参照）、日本国公開公報：特開平10-189252号に記載されたEL表示装置がある。

【0005】上記EL層の形成方法としては様々な方法が提案されている。例えば、真空蒸着法、スパッタ法、スピンドル法、ロールコート法、キャスト法、LB法、イオンプレーティング法、ディップリング法、インクジェット法などが挙げられる。

【0006】

【発明が解決しようとする課題】本発明は、EL層の製造コストを低減することを課題とし、安価なEL表示装置を提供することを課題とする。そして、それを表示用ディスプレイとして有する電子装置（電子機器）の製品コストを低減することを課題とする。

【0007】

【課題を解決するための手段】上記課題を達成するため、本発明ではEL層を印刷法により形成することを特

徵とする。印刷法としては、凸版印刷法又はスクリーン印刷法を用いることができるが、特に凸版印刷法が好ましい。ここで本発明において凸版印刷法を用いる場合について図1を用いて説明する。

【0008】図1に示したのは、本発明で用いる凸版印刷装置の一部である。図1において、110はアニロックスロール、111はドクターバー（ドクターブレードともいう）であり、ドクターバー111によりEL材料と溶媒との混合物（以下、EL形成物という）112がアニロックスロール110の表面付近に溜められている。なお、ここでいうEL材料とは蛍光性有機化合物であり、一般的に正孔注入層、正孔輸送層、発光層、電子輸送層もしくは電子注入層と呼ばれている有機化合物を指す。

【0009】アニロックスロール110の表面には図1(B)に示すようにメッシュ状の溝（以下、メッシュという）110aが設けられており、矢印Aの方向に回転することでメッシュ110aがEL形成物112を表面上に保持していく。なお、アニロックスロール110の表面に図示された点線はEL形成物が保持されていることを意味している。

【0010】そして、113は印刷ロール、114は凸版であり、凸版114はエッティング等により表面に凹凸が形成されている。この様子を図1(C)に示す。図1(C)の場合、1枚の基板上に複数枚のEL表示装置を作製するために凸版114には画素部用パターン114aが複数箇所に形成されている。さらに、画素部用パターン114aを拡大すると、複数の画素に対応する位置に凸部114bが形成されている。

【0011】前述のアニロックスロール110は回転しながらメッシュ110aにEL形成物112を保持し続ける。一方、印刷ロール113は矢印Bの方向に回転し、凸版114の凸部114bのみがメッシュ110aと接触する。この時、凸部114bの表面にEL形成物112が塗布される。

【0012】そして、印刷ロール113と同じ速度で水平移動（矢印Cの方向）する基板115と凸部114bが接した箇所にEL形成物112が印刷される。これにより基板115上にはEL形成物112がマトリクス状に配列された状態で印刷されることになる。

【0013】その後、真空中での加熱処理によりEL形成物112に含まれる溶媒を気化させてEL材料を残す。このため、溶媒はEL材料のガラス転移温度(Tg)よりも低い温度で気化するものを用いる必要がある。また、EL形成物の粘度により最終的に形成されるEL層の膜厚が決まる。この場合、溶媒の選定により粘度を調節することができるが、粘度は10～50cP（好ましくは20～30cP）が好ましい。

【0014】さらに、EL形成物112中に結晶核となりうる不純物が多いと、溶媒を気化させる際にEL材料

が結晶化してしまう可能性が高くなる。結晶化してしまうと発光効率が落ちるため好ましくなく、できるだけEL形成物112の中には不純物が含まれないようにすることが望ましい。

【0015】不純物を低減するには、溶媒の精製時、EL材料の精製時、又は溶媒とEL材料を混合する時の環境を可能な限り清浄化しておくことも重要であるが、図1のような印刷用装置によりEL形成物を印刷する際の雰囲気にも注意することが好ましい。具体的には、上記EL形成物の印刷工程を、窒素もしくは希ガスなどの不活性ガスが充填された室内（代表的にはクリーンブース内）に設置された印刷用装置で行うことが望ましい。

【0016】この際、不活性ガスを充填した室内は大気圧状態もしくは加圧状態（典型的には2～5気圧、好ましくは2～3気圧）に保持しておけば良い。本発明を実施した場合、EL材料を成膜するにあたって真空蒸着装置のような真空排気設備を必要とする装置を必要としないため、設備が簡易になるとともにメンテナンスも容易なものとなる利点がある。

【0017】なお、本発明はアクティブマトリクス型EL表示装置にもパッシブマトリクス型（単純マトリクス型）EL表示装置にも実施することができる。

【0018】

【発明の実施の形態】本発明の実施の形態について、図2、図3を用いて説明する。図2に示したのは本発明であるEL表示装置の画素部の断面図であり、図3(A)はその上面図、図3(B)はその回路構成である。実際には画素がマトリクス状に複数配列されて画素部（画像表示部）が形成される。なお、図3(A)をA-A'で切断した断面図が図2に相当する。従って図2及び図3で共通の符号を用いているので、適宜両図面を参照すると良い。また、図3の上面図では二つの画素を図示しているが、どちらも同じ構造である。

【0019】図2において、11は基板、12は下地となる絶縁膜（以下、下地膜という）である。基板11としてはガラス基板、ガラスセラミックス基板、石英基板、シリコン基板、セラミックス基板、金属基板若しくはプラスチック基板（プラスチックフィルムも含む）を用いることができる。

【0020】また、下地膜12は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜12としては、珪素（シリコン）を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜(SiO_xN_yで示される)など珪素、酸素若しくは窒素を所定の割合で含む絶縁膜を指す。

【0021】また、下地膜12に放熱効果を持たせることにより薄膜トランジスタ（以下、TFTという）の発熱を発散させることはTFTの劣化又はEL素子の劣化

を防ぐためにも有効である。放熱効果を持たせるには公知のあらゆる材料を用いることができる。

【0022】ここでは画素内に二つのTFTを形成している。201はスイッチング用素子として機能するTFT（以下、スイッチング用TFTという）、202はEL素子へ流す電流量を制御する電流制御用素子として機能するTFT（以下、電流制御用TFTという）であり、どちらもnチャネル型TFTで形成されている。

【0023】nチャネル型TFTの電界効果移動度はpチャネル型TFTの電界効果移動度よりも大きいため、動作速度が早く大電流を流しやすい。また、同じ電流量を流すにもTFTサイズはnチャネル型TFTの方が小さくできる。そのため、nチャネル型TFTを電流制御用TFTとして用いた方が表示部の有効面積が広くなるので好ましい。

【0024】pチャネル型TFTはホットキャリア注入が殆ど問題にならず、オフ電流値が低いといった利点があつて、スイッチング用TFTとして用いる例や電流制御用TFTとして用いる例が既に報告されている。しかしながら本発明では、LDD領域の位置を異ならせた構造とすることでnチャネル型TFTにおいてもホットキャリア注入の問題とオフ電流値の問題を解決し、全ての画素内のTFT全てをnチャネル型TFTとしている点にも特徴がある。

【0025】ただし、本発明において、スイッチング用TFTと電流制御用TFTをnチャネル型TFTに限定する必要はなく、両方又はどちらか片方にpチャネル型TFTを用いることも可能である。

【0026】スイッチング用TFT201は、ソース領域31、ドレイン領域32、LDD領域33及びチャネル形成領域34を含む活性層、ゲート絶縁膜18、ゲート電極19a、19b、第1層間絶縁膜20、ソース配線36並びにドレイン配線37を有して形成される。

【0027】また、図3に示すように、ゲート電極19a、19bは別の材料（ゲート電極19a、19bよりも低抵抗な材料）で形成されたゲート配線211によって電気的に接続されたダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造などいわゆるマルチゲート構造（直列に接続された二つ以上のチャネル形成領域を有する活性層を含む構造）であつても良い。マルチゲート構造はオフ電流値を低減する上で極めて有効であり、本発明では画素のスイッチング素子201をマルチゲート構造とすることによりオフ電流値の低いスイッチング素子を実現している。

【0028】また、活性層は結晶構造を含む半導体膜で形成される。即ち、単結晶半導体膜でも良いし、多結晶半導体膜や微結晶半導体膜でも良い。また、ゲート絶縁膜18は珪素を含む絶縁膜で形成すれば良い。また、ゲート電極、ソース配線若しくはドレイン配線としてはあ

らゆる導電膜を用いることができる。

【0029】さらに、スイッチング用TFT201においては、LDD領域15a～15dは、ゲート絶縁膜18を介してゲート電極19a、19bと重ならないように設ける。このような構造はオフ電流値を低減する上で非常に効果的である。

【0030】なお、チャネル形成領域とLDD領域との間にオフセット領域（チャネル形成領域と同一組成の半導体層でなり、ゲート電圧が印加されない領域）を設けることはオフ電流値を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた高濃度不純物領域がオフ電流値の低減に効果的である。

【0031】以上のように、マルチゲート構造のTFTを画素のスイッチング素子201として用いることにより、十分にオフ電流値の低いスイッチング素子を実現することができる。そのため、特開平10-189252号公報の図2のようなコンデンサーを設けなくても十分な時間（選択されてから次に選択されるまでの間）電流制御用TFTのゲート電圧を維持しうる。

【0032】即ち、従来、有効発光面積を狭める要因となっていたコンデンサーを排除することが可能となり、有効発光面積を広くすることが可能となる。このことはEL表示装置の画質を明るくできることを意味する。

【0033】次に、電流制御用TFT202は、ソース領域31、ドレイン領域32、LDD領域33及びチャネル形成領域34を含む活性層、ゲート絶縁膜18、ゲート電極35、第1層間絶縁膜20、ソース配線36並びにドレイン配線37を有して形成される。なお、ゲート電極35はシングルゲート構造となっているが、マルチゲート構造であつても良い。

【0034】図2に示すように、スイッチング用TFTのドレインは電流制御用TFTのゲートに接続されている。具体的には電流制御用TFT202のゲート電極35はスイッチング用TFT201のドレイン領域14とドレイン配線（接続配線とも言える）22を介して電気的に接続されている。また、ソース配線36は電流供給線212に接続される。

【0035】電流制御用TFT202はEL素子203に注入される電流量を制御するための素子であるが、EL素子の劣化を考慮するとあまり多くの電流を流すことには好ましくない。そのため、電流制御用TFT202に過剰な電流が流れないように、チャネル長（L）は長めに設計することが好ましい。望ましくは一画素あたり0.5～2μA（好ましくは1～1.5μA）となるようになる。

【0036】以上のこと踏まえると、図9に示すように、スイッチング用TFTのチャネル長をL1（但しL1=L1a+L1b）、チャネル幅をW1とし、電流制御用TFTのチャネル長をL2、チャネル幅をW2とした

時、W1は0.1~5μm(代表的には0.5~2μm)、W2は0.5~10μm(代表的には2~5μm)とするのが好ましい。また、L1は0.2~18μm(代表的には2~15μm)、L2は1~50μm(代表的には10~30μm)とするのが好ましい。但し、本発明は以上の数値に限定されるものではない。

【0037】これらの数値範囲とすることによりVGAクラスの画素数(640×480)を有するEL表示装置からハイビジョンクラスの画素数(1920×1080又は1280×1024)を有するEL表示装置まで、あらゆる規格を網羅することができる。

【0038】また、スイッチング用TFT201に形成されるLDD領域の長さ(幅)は0.5~3.5μm、代表的には2.0~2.5μmとすれば良い。

【0039】また、図2に示したEL表示装置は、電流制御用TFT202において、ドレイン領域32とチャネル形成領域34との間にLDD領域33が設けられ、且つ、LDD領域33がゲート絶縁膜18を挟んでゲート電極35に重なっている領域と重なっていない領域とを有する点にも特徴がある。

【0040】電流制御用TFT202は、EL素子204を発光させるための電流を供給すると同時に、その供給量を制御して階調表示を可能とする。そのため、電流を流しても劣化しないようにホットキャリア注入による劣化対策を講じておく必要がある。また、黒色を表示する際は、電流制御用TFT202をオフ状態にしておくが、その際、オフ電流値が高いときれいな黒色表示ができなくなり、コントラストの低下等を招く。従って、オフ電流値も抑える必要がある。

【0041】ホットキャリア注入による劣化に関しては、ゲート電極に対してLDD領域が重なった構造が非常に効果的であることが知られている。しかしながら、LDD領域全体をゲート電極に重ねてしまうとオフ電流値が増加してしまうため、本出願人はゲート電極に重ならないLDD領域を直列に設けるという新規な構造によって、ホットキャリア対策とオフ電流値対策とを同時に解決している。

【0042】この時、ゲート電極に重なったLDD領域の長さは0.1~3μm(好ましくは0.3~1.5μm)にすれば良い。長すぎては寄生容量を大きくしてしまい、短すぎてはホットキャリアを防止する効果が弱くなってしまう。また、ゲート電極に重ならないLDD領域の長さは1.0~3.5μm(好ましくは1.5~2.0μm)にすれば良い。長すぎると十分な電流を流せなくなり、短すぎるとオフ電流値を低減する効果が弱くなる。

【0043】また、上記構造においてゲート電極とLDD領域とが重なった領域では寄生容量が形成されてしまうため、ソース領域31とチャネル形成領域34との間には設けない方が好ましい。電流制御用TFTはキャリ

ア(ここでは電子)の流れる方向が常に同一であるので、ドレイン領域側のみにLDD領域を設けておけば十分である。

【0044】但し、電流制御用TFT202の駆動電圧(ソース領域とドレイン領域との間にかかる電圧)が10V以下となるとホットキャリア注入は殆ど問題にならなくなってくるため、LDD領域33を省略することも可能である。その場合、活性層はソース領域31、ドレイン領域32およびチャネル形成領域34からなる。

【0045】また、流しうる電流量を多くするという観点から見れば、電流制御用TFT202の活性層(特にチャネル形成領域)の膜厚を厚くする(好ましくは50~100nm、さらに好ましくは60~80nm)ことも有効である。逆に、スイッチング用TFT201の場合にはオフ電流値を小さくするという観点から見れば、活性層(特にチャネル形成領域)の膜厚を薄くする(好ましくは20~50nm、さらに好ましくは25~40nm)ことも有効である。

【0046】次に、41は第1パッシベーション膜であり、膜厚は10nm~1μm(好ましくは200~500nm)とすれば良い。材料としては、珪素を含む絶縁膜(特に窒化酸化珪素膜又は窒化珪素膜が好ましい)を用いることができる。このパッシベーション膜41は形成されたTFTをアルカリ金属や水分から保護する役割をもつ。最終的にTFTの上方に設けられるEL層にはナトリウム等のアルカリ金属が含まれている。即ち、第1パッシベーション膜41はこれらのアルカリ金属(可動イオン)をTFT側に侵入させない保護層としても働く。

【0047】また、第1パッシベーション膜41に放熱効果を持たせることでEL層の熱劣化を防ぐことも有効である。但し、図2の構造のEL表示装置は基板11側に光が放射されるため、第1パッシベーション膜41は透光性を有することが必要である。また、EL層として有機材料を用いる場合、酸素との結合により劣化するので、酸素を放出しやすい絶縁膜は用いないことが望ましい。

【0048】アルカリ金属の透過を妨げ、さらに放熱効果をもつ透光性材料としては、B(ホウ素)、C(炭素)、N(窒素)から選ばれた少なくとも一つの元素と、Al(アルミニウム)、Si(珪素)、P(リン)から選ばれた少なくとも一つの元素とを含む絶縁膜が挙げられる。例えば、窒化アルミニウム(Al_xN_y)に代表されるアルミニウムの窒化物、炭化珪素(Si_xC_y)に代表される珪素の炭化物、窒化珪素(Si_xN_y)に代表される珪素の窒化物、窒化ホウ素(B_xN_y)に代表されるホウ素の窒化物、リン化ホウ素(B_xP_y)に代表されるホウ素のリン化物を用いることが可能である。また、酸化アルミニウム(Al_xO_y)に代表されるアルミニウムの酸化物は透光性に優れ、熱伝導

率が $20\text{ Wm}^{-1}\text{ K}^{-1}$ であり、好ましい材料の一つと言える。これらの材料には上記効果だけでなく、水分の侵入を防ぐ効果もある。なお、上記透光性材料において、 x 、 y は任意の整数である。

【0049】なお、上記化合物に他の元素を組み合わせることもできる。例えば、酸化アルミニウムに窒素を添加して、 AlN_xO_y で示される窒化酸化アルミニウムを用いることも可能である。この材料にも放熱効果だけでなく、水分やアルカリ金属等の侵入を防ぐ効果がある。なお、上記窒化酸化アルミニウムにおいて、 x 、 y は任意の整数である。

【0050】また、特開昭62-90260号公報に記載された材料を用いることができる。即ち、Si、Al、N、O、Mを含む絶縁膜（但し、Mは希土類元素の少なくとも一種、好ましくはCe（セリウム）、Yb（イッテルビウム）、Sm（サマリウム）、Er（エルビウム）、Y（イットリウム）、La（ランタン）、Gd（ガドリニウム）、Dy（ジスプロシウム）、Nd（ネオジウム）から選ばれた少なくとも一つの元素）を用いることができる。これらの材料にも放熱効果だけでなく、水分やアルカリ金属等の侵入を防ぐ効果がある。

【0051】また、少なくともダイヤモンド薄膜又はアモルファスカーボン膜（特にダイヤモンドに特性の近いもの、ダイヤモンドライクカーボン等と呼ばれる。）を含む炭素膜を用いることができる。これらは非常に熱伝導率が高く、放熱層として極めて有効である。但し、膜厚が厚くなると褐色を帯びて透過率が低下するため、なるべく薄い膜厚（好ましくは5～100nm）で用いることが好ましい。

【0052】なお、第1パッシベーション膜41の目的はあくまでアルカリ金属や水分からTFTを保護することにあるので、その効果を損なうものであってはならない。従って、上記放熱効果をもつ材料からなる薄膜を単体で用いることもできるが、これらの薄膜と、アルカリ金属や水分の透過を妨げうる絶縁膜（代表的には窒化珪素膜(Si_xNy)や窒化酸化珪素膜(SiO_xNy)）とを積層することは有効である。なお、上記窒化珪素膜又は窒化酸化珪素膜において、 x 、 y は任意の整数である。

【0053】第1パッシベーション膜41の上には、各TFTを覆うような形で第2層間絶縁膜（平坦化膜と言っても良い）44を形成し、TFTによってできる段差の平坦化を行う。第2層間絶縁膜44としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を用いると良い。勿論、十分な平坦化が可能であれば、無機膜を用いても良い。

【0054】第2層間絶縁膜44によってTFTによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在することによ

って発光不良を起こす場合がある。従って、EL層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

【0055】また、45は第2パッシベーション膜であり、EL素子から拡散するアルカリ金属をプロッキングする重要な役割を担う。膜厚は5nm～1μm（典型的には20～300nm）とすれば良い。この第2パッシベーション膜45は、アルカリ金属の透過を妨げうる絶縁膜を用いる。材料としては、第1パッシベーション膜41として用いた材料を用いることができる。

【0056】また、この第2パッシベーション膜45はEL素子で発生した熱を逃がしてEL素子に熱が蓄積しないように機能する放熱層としても機能する。また、第2層間絶縁膜44が有機樹脂膜である場合は熱に弱いため、EL素子で発生した熱が第2層間絶縁膜44に悪影響を与えないようとする。

【0057】前述のようにEL表示装置を作製するにあたってTFTを有機樹脂膜で平坦化することは有効であるが、EL素子で発生した熱による有機樹脂膜の劣化を考慮した構造は従来なかった。本発明では第2パッシベーション膜45を設けることによってその点を解決している点も特徴の一つと言える。

【0058】また、第2パッシベーション膜45は上記熱による劣化を防ぐと同時に、EL層中のアルカリ金属がTFT側へと拡散しないようにするための保護層としても機能し、さらにはEL層側へTFT側から水分や酸素が侵入しないようにする保護層としても機能する。

【0059】このようにTFT側とEL素子側とを放熱効果が高く、且つ、水分やアルカリ金属の透過を妨げうる絶縁膜で分離するという点は本発明の重要な特徴の一つであり、従来のEL表示装置にはない構成であると言える。

【0060】また、46は透明導電膜でなる画素電極（EL素子の陽極）であり、第2パッシベーション膜45、第2層間絶縁膜44及び第1パッシベーション膜41にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用TFT202のドレン配線37に接続されるように形成される。

【0061】次にEL層（厳密には画素電極に接するEL層）47が印刷法により形成される。EL層47は単層又は積層構造で用いられるが、積層構造で用いられる場合が多い。しかし積層する場合は印刷法と気相法（特に蒸着法が好ましい）とを組み合わせることが望ましい。印刷法では溶媒とEL材料とを混合して印刷するので、下地に有機材料があると再び溶解してしまう恐れがある。

【0062】従って、EL層47のうち画素電極に直接触れる層を印刷法で形成し、それ以降は気相法で形成することが好ましい。勿論、下層のEL材料が溶解しない溶媒を用いて印刷することができれば全ての層を印刷法

で形成することもできる。画素電極に直接触れる層としては、正孔注入層、正孔輸送層又は発光層がありえるが、いずれの層を形成する場合においても本発明を用いることができる。

【0063】本発明ではEL層の形成方法として印刷法を用いるため、EL材料としてはポリマー系材料を用いるのが好ましい。代表的なポリマー系材料としては、ポリパラフェニレンビニレン(PPV)系、ポリビニカルバゾール(PVK)系、ポリフルオレン系などの高分子材料が挙げられる。

【0064】ポリマー系材料でなる正孔注入層、正孔輸送層又は発光層を印刷法で形成するには、ポリマー前駆体の状態で印刷し、それを真空中で加熱することによりポリマー系材料でなるEL材料に転化する。そして、その上に蒸着法等で必要なEL材料を積層して積層型のEL層を形成する。

【0065】具体的には、正孔輸送層としては、ポリマー前駆体であるポリテトラヒドロチオフェニルフェニレンを用い、加熱によりポリフェニレンビニレンとすることが好ましい。膜厚は30～100nm(好ましくは40～80nm)とすれば良い。また、発光層としては、赤色発光層にはシアノポリフェニレンビニレン、緑色発光層にはポリフェニレンビニレン、青色発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンが好ましい。膜厚は30～150nm(好ましくは40～100nm)とすれば良い。

【0066】また、画素電極とその上に形成されるEL材料との間に銅フタルシアニンをバッファ層として設けることも有効である。

【0067】但し、以上の例は本発明のEL材料として用いることのできる有機EL材料の一例であって、これに限定する必要はまったくない。本発明ではEL材料と溶媒との混合物を印刷して、溶媒を気化させて除去することによりEL層を形成する。従って、溶媒を気化させる際にEL層のガラス転移温度を超えない組み合わせであれば如何なるEL材料を用いても良い。

【0068】代表的には溶媒としてクロロフォルム、ジクロロメタン、 γ ブチルラクトン、ブチルセルソルブ又はNMP(N-メチル-2-ピロリドン)といった有機溶媒を用いても良いし、水を用いても良い。また、EL形成物の粘度を上げるための添加剤を加えることも有効である。

【0069】また、EL層47を形成する際、処理雰囲気は極力水分の少ない乾燥雰囲気とし、不活性ガス中で行なうことが望ましい。EL層は水分や酸素の存在によって容易に劣化してしまうため、形成する際は極力このような要因を排除しておく必要がある。例えば、乾燥した窒素雰囲気、乾燥したアルゴン雰囲気等が好ましい。そのためには、印刷用装置を、不活性ガスを充填した室内(本実施例ではクリーンブース内)に設置し、その雰囲

気中で印刷処理を行うことが望ましい。

【0070】この際、不活性ガスを充填した室内は大気圧状態もしくは加圧状態(典型的には2～5気圧、好ましくは2～3気圧)に保持しておけば良い。本発明を実施した場合、EL材料を成膜するにあたって真空蒸着装置のような真空排気設備を必要とする装置を必要としないため、設備が簡易になるとともにメンテナンスも容易なものとなる利点がある。

【0071】以上のようにしてEL層47を印刷法により形成したら、次に陰極48、保護電極49が形成される。これら陰極48、保護電極49は真空蒸着法で形成すればよい。また、陰極48と保護電極49を大気解放しないで連続的に形成することによりEL層の劣化をさらに抑制することができる。また、本明細書中では、画素電極(陽極)、EL層及び陰極で形成される発光素子をEL素子と呼ぶ。

【0072】陰極48としては、仕事関数の小さいマグネシウム(Mg)、リチウム(Li)若しくはカルシウム(Ca)を含む材料を用いる。好ましくはMgAg(MgとAgをMg:Ag=10:1で混合した材料)でなる電極を用いれば良い。他にもMgAgAl電極、LiAl電極、また、LiFAI電極が挙げられる。また、保護電極49は陰極48を外部の水分等から保護膜するために設けられる電極であり、アルミニウム(Al)若しくは銀(Ag)を含む材料が用いられる。この保護電極49には放熱効果もある。

【0073】なお、EL層47及び陰極48は大気解放せずに乾燥された不活性雰囲気中にて連続的に形成することが望ましい。これはEL層として有機材料を用いる場合、水分に非常に弱いため、大気解放した時の吸湿を避けるためである。さらに、EL層47及び陰極48だけでなく、その上の保護電極49まで連続形成するさらに良い。

【0074】また、図2の構造はRGBのいずれかに対応した一種類のEL素子を形成する単色発光方式を用いた場合の例である。なお、図2には一つの画素しか図示していないが、画素部には同一構造の複数の画素がマトリクス状に配列されている。なお、RGBのいずれかに対応したEL層は公知の材料を採用すれば良い。

【0075】また、上記方式以外にも、白色発光のEL素子とカラーフィルターを組み合わせた方式、青色又は青緑発光のEL素子と蛍光体(蛍光性の色変換層:CCM)とを組み合わせた方式、陰極(対向電極)に透明電極を使用してRGBに対応したEL素子を重ねる方式等を用いてカラー表示を行うこともできる。勿論、白色発光のEL層を単層で形成して白黒表示を行うことも可能である。

【0076】また、50は第3パッシベーション膜であり、膜厚は10nm～1μm(好ましくは200～500nm)とすれば良い。第3パッシベーション膜50を

設ける目的は、EL層47を水分から保護する目的があるが、第2パッシベーション膜45と同様に放熱効果をもたせても良い。従って、形成材料としては第1パッシベーション膜41と同様のものを用いることができる。但し、EL層47として有機材料を用いる場合、酸素との結合により劣化する可能性があるので、酸素を放出しやすい絶縁膜は用いないことが望ましい。

【0077】また、上述のようにEL層は熱に弱いので、なるべく低温（好ましくは室温から120°Cまでの温度範囲）で成膜するのが望ましい。従って、プラズマCVD法、スパッタ法、真空蒸着法、イオンプレーティング法又は溶液塗布法（スピンドルコーティング法）が望ましい成膜方法と言える。

【0078】このように、第2パッシベーション膜45を設けるだけでも十分にEL素子の劣化を抑制することはできるが、さらに好ましくはEL素子を第2パッシベーション膜45及び第3パッシベーション膜50というようにEL素子を挟んで形成された二層の絶縁膜によって囲み、EL層への水分、酸素の侵入を防ぎ、EL層からのアルカリ金属の拡散を防ぎ、EL層への熱の蓄積を防ぐ。その結果、EL層の劣化がさらに抑制されて信頼性の高いEL表示装置が得られる。

【0079】また、本発明のEL表示装置は図2のような構造の画素からなる画素部を有し、画素内において機能に応じて構造の異なるTFTが配置されている。これによりオフ電流値の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFTと同じ画素内に形成でき、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）EL表示装置が得られる。

【0080】なお、図2の画素構造においてスイッチング用TFTとしてマルチゲート構造のTFTを用いているが、LCD領域の配置等の構成に関しては図2の構成に限定する必要はない。

【0081】また、ここでは基板面に半導体素子としてTFTを設け、TFTに電気的に接続されたEL素子を形成する際に本発明を実施した例を示したが、半導体素子としてシリコン基板面に形成されたトランジスタ（MOSFETと呼ばれる）を用いた場合にも本発明を実施することができる。

【0082】以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【0083】【実施例1】本発明の実施例について図4～図6を用いて説明する。ここでは、画素部とその周辺に設けられる駆動回路部のTFTを同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路に関しては基本回路であるCMOS回路を図示することとする。

【0084】まず、図4(A)に示すように、ガラス基

板300上に下地膜301を300nmの厚さに形成する。本実施例では下地膜301として窒化酸化珪素膜を積層して用いる。この時、ガラス基板300に接する方の窒素濃度を10～25wt%としておくと良い。

【0085】また、下地膜301の一部として、図2に示した第1パッシベーション膜41と同様の材料からなる絶縁膜を設けることは有効である。電流制御用TFTは大電流を流すことになるので発熱しやすく、なるべく近いところに放熱効果のある絶縁膜を設けておくことは有効である。

【0086】次に下地膜301の上に50nmの厚さの非晶質珪素膜（図示せず）を公知の成膜法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜（微結晶半導体膜を含む）であれば良い。さらに非晶質シリコンゲルマニウムなどの非晶質構造を含む化合物半導体膜でも良い。また、膜厚は20～100nmの厚さであれば良い。

【0087】そして、公知の技術により非晶質珪素膜を結晶化し、結晶質珪素膜（多結晶シリコン膜若しくはポリシリコン膜ともいう）302を形成する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーアニール結晶化法、赤外光を用いたランプアニール結晶化法がある。本実施例では、XeCIガスを用いたエキシマレーザー光を用いて結晶化する。

【0088】なお、本実施例では線状に加工したパルス発振型のエキシマレーザー光を用いるが、矩形であっても良いし、連続発振型のアルゴンレーザー光や連続発振型のエキシマレーザー光を用いることもできる。

【0089】本実施例では結晶質珪素膜をTFTの活性層として用いるが、非晶質珪素膜を用いることも可能である。しかし、電流制御用TFTの面積をできるだけ小さくして画素の開口率を高めるには電流を流しやすい結晶質珪素膜を用いた方が有利である。

【0090】なお、オフ電流を低減する必要のあるスイッチング用TFTの活性層を非晶質珪素膜で形成し、電流制御用TFTの活性層を結晶質珪素膜で形成することは有効である。非晶質珪素膜はキャリア移動度が低いため電流を流しにくくオフ電流が流れにくい。即ち、電流を流しにくく非晶質珪素膜と電流を流しやすい結晶質珪素膜の両者の利点を生かすことができる。

【0091】次に、図4(B)に示すように、結晶質珪素膜302上に酸化珪素膜でなる保護膜303を130nmの厚さに形成する。この厚さは100～200nm（好ましくは130～170nm）の範囲で選べば良い。また、珪素を含む絶縁膜であれば他の膜でも良い。この保護膜303は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするためと、微妙な濃度制御を可能にするために設ける。

【0092】そして、その上にレジストマスク304

a、304bを形成し、保護膜303を介してn型を付与する不純物元素（以下、n型不純物元素という）を添加する。なお、n型不純物元素としては、代表的には15族に属する元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではフォスフィン（PH₃）を質量分離しないでプラズマ励起したプラズマドーピング法を用い、リンを 1×10^{18} atoms/cm³の濃度で添加する。勿論、質量分離を行なうイオンインプランテーション法を用いても良い。

【0093】この工程により形成されるn型不純物領域305、306には、n型不純物元素が $2 \times 10^{16} \sim 5 \times 10^{19}$ atoms/cm³（代表的には $5 \times 10^{17} \sim 5 \times 10^{18}$ atoms/cm³）の濃度で含まれるようにドーズ量を調節する。

【0094】次に、図4（C）に示すように、保護膜303を除去し、添加した15族に属する元素の活性化を行う。活性化手段は公知の技術を用いれば良いが、本実施例ではエキシマレーザー光の照射により活性化する。勿論、パルス発振型でも連続発振型でも良いし、エキシマレーザー光に限定する必要はない。但し、添加された不純物元素の活性化が目的であるので、結晶質珪素膜が溶融しない程度のエネルギーで照射することが好ましい。なお、保護膜303をつけたままレーザー光を照射しても良い。

【0095】なお、このレーザー光による不純物元素の活性化に際して、熱処理による活性化を併用しても構わない。熱処理による活性化を行う場合は、基板の耐熱性を考慮して450～550°C程度の熱処理を行えば良い。

【0096】この工程によりn型不純物領域305、306の端部、即ち、n型不純物領域305、306の周囲に存在するn型不純物元素を添加していない領域との境界部（接合部）が明確になる。このことは、後にTFTが完成した時点において、LDD領域とチャネル形成領域とが非常に良好な接合部を形成しうることを意味する。

【0097】次に、図4（D）に示すように、結晶質珪素膜の不要な部分を除去して、島状の半導体膜（以下、活性層といふ）307～310を形成する。

【0098】次に、図4（E）に示すように、活性層307～310を覆ってゲート絶縁膜311を形成する。ゲート絶縁膜311としては、10～200nm、好ましくは50～150nmの厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では110nm厚の窒化酸化珪素膜を用いる。

【0099】次に、200～400nm厚の導電膜を形成し、パターニングしてゲート電極312～316を形成する。なお、本実施例ではゲート電極と、ゲート電極に電気的に接続された引き回しのための配線（以下、ゲート配線といふ）とを別の材料で形成する。具体的には

ゲート電極よりも低抵抗な材料をゲート配線として用いる。これは、ゲート電極としては微細加工が可能な材料を用い、ゲート配線には微細加工はできなくとも配線抵抗が小さい材料を用いるためである。勿論、ゲート電極とゲート配線とを同一材料で形成してしまっても構わない。

【0100】また、ゲート電極は単層の導電膜で形成しても良いが、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極の材料としては公知のあらゆる導電膜を用いることができる。ただし、上述のように微細加工が可能、具体的には2μm以下の線幅にパターニング可能な材料が好ましい。

【0101】代表的には、タンタル（Ta）、チタン（Ti）、モリブデン（Mo）、タングステン（W）、クロム（Cr）、シリコン（Si）から選ばれた元素となる膜、または前記元素の窒化物膜（代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜）、または前記元素を組み合わせた合金膜（代表的にはMo-W合金、Mo-Ta合金）、または前記元素のシリサイド膜（代表的にはタングステンシリサイド膜、チタンシリサイド膜）を用いることができる。勿論、単層で用いても積層して用いても良い。

【0102】本実施例では、50nm厚の窒化タングステン（WN）膜と、350nm厚のタングステン（W）膜とでなる積層膜を用いる。これはスパッタ法で形成すれば良い。また、スパッタガスとしてXe、Ne等の不活性ガスを添加すると応力による膜のはがれを防止することができる。

【0103】またこの時、ゲート電極313、316はそれぞれn型不純物領域305、306の一部とゲート絶縁膜311を挟んで重なるように形成する。この重なった部分が後にゲート電極と重なったLDD領域となる。

【0104】次に、図5（A）に示すように、ゲート電極312～316をマスクとして自己整合的にn型不純物元素（本実施例ではリン）を添加する。こうして形成される不純物領域317～323にはn型不純物領域305、306の1/2～1/10（代表的には1/3～1/4）の濃度でリンが添加されるように調節する。具体的には、 $1 \times 10^{16} \sim 5 \times 10^{18}$ atoms/cm³（代表的には $3 \times 10^{17} \sim 3 \times 10^{18}$ atoms/cm³）の濃度が好ましい。

【0105】次に、図5（B）に示すように、ゲート電極等を覆う形でレジストマスク324a～324dを形成し、n型不純物元素（本実施例ではリン）を添加して高濃度にリンを含む不純物領域325～331を形成する。ここでもフォスフィン（PH₃）を用いたイオンドープ法で行い、この領域のリンの濃度は $1 \times 10^{20} \sim 1 \times 10^{21}$ atoms/cm³（代表的には $2 \times 10^{20} \sim 5 \times 10^{20}$ atoms/cm³）となるように調節する。

【0106】この工程によってnチャネル型TFTのソース領域若しくはドレイン領域が形成されるが、スイッチング用TFTでは、図5(A)の工程で形成したn型不純物領域320～322の一部を残す。この残された領域が、図2におけるスイッチング用TFTのLDD領域15a～15dに対応する。

【0107】次に、図5(C)に示すように、レジストマスク324a～324dを除去し、新たにレジストマスク332を形成する。そして、p型不純物元素（本実施例ではボロン）を添加し、高濃度にボロンを含む不純物領域333、334を形成する。ここではジボラン(B₂H₆)を用いたイオンドープ法により $3 \times 10^{20} \sim 3 \times 10^{21}$ atoms/cm³（代表的には $5 \times 10^{20} \sim 1 \times 10^{21}$ atoms/cm³）濃度となるようにボロンを添加する。

【0108】なお、不純物領域333、334には既に $1 \times 10^{16} \sim 5 \times 10^{18}$ atoms/cm³の濃度でリンが添加されているが、ここで添加されるボロンはその少なくとも3倍以上の濃度で添加される。そのため、予め形成されていたn型の不純物領域は完全にP型に反転し、P型の不純物領域として機能する。

【0109】次に、レジストマスク332を除去した後、それぞれの濃度で添加されたn型またはp型不純物元素を活性化する。活性化手段としては、ファーネスアニール法、レーザーアニール法、またはランプアニール法で行うことができる。本実施例では電熱炉において窒素雰囲気中、550°C、4時間の熱処理を行う。

【0110】このとき雰囲気中の酸素を極力排除することが重要である。なぜならば酸素が少しでも存在していると露呈したゲート電極の表面が酸化され、抵抗の増加を招くと共に後にオーミックコンタクトを取りにくくなるからである。従って、上記活性化工程における処理雰囲気中の酸素濃度は1ppm以下、好ましくは0.1ppm以下とすることが望ましい。

【0111】次に、活性化工程が終了したら300nm厚のゲート配線335を形成する。ゲート配線335の材料としては、アルミニウム(AI)又は銅(Cu)を主成分（組成として50～100%を占める。）とする金属膜を用いれば良い。配置としては図3のゲート配線211のように、スイッチング用TFTのゲート電極314、315（図3のゲート電極19a、19bに相当する）を電気的に接続するように形成する。（図5(D)）

【0112】このような構造とすることでゲート配線の配線抵抗を非常に小さくすることができるため、面積の大きい画像表示領域（画素部）を形成することができる。即ち、画面の大きさが対角10インチ以上（さらには30インチ以上）のEL表示装置を実現する上で、本実施例の画素構造は極めて有効である。

【0113】次に、図6(A)に示すように、第1層間絶縁膜336を形成する。第1層間絶縁膜336として

は、珪素を含む絶縁膜を単層で用いるか、その上で組み合わせた積層膜を用いれば良い。また、膜厚は400nm～1.5μmとすれば良い。本実施例では、200nm厚の窒化酸化珪素膜の上に800nm厚の酸化珪素膜を積層した構造とする。

【0114】さらに、3～100%の水素を含む雰囲気中で、300～450°Cで1～12時間の熱処理を行い水素化処理を行う。この工程は熱的に励起された水素により半導体膜の不対結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【0115】なお、水素化処理は第1層間絶縁膜336を形成する間に入れても良い。即ち、200nm厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り800nm厚の酸化珪素膜を形成しても構わない。

【0116】次に、第1層間絶縁膜336に対してコンタクトホールを形成し、ソース配線337～340と、ドレイン配線341～343を形成する。なお、本実施例ではこの電極を、チタン膜を100nm、チタンを含むアルミニウム膜を300nm、チタン膜150nmをスパッタ法で連続形成した3層構造の積層膜とする。勿論、他の導電膜でも良い。

【0117】次に、50～500nm（代表的には200～300nm）の厚さで第1パッシベーション膜344を形成する。本実施例では第1パッシベーション膜344として300nm厚の窒化酸化珪素膜を用いる。これは窒化珪素膜で代用しても良い。勿論、図2の第1パッシベーション膜41と同様の材料を用いることが可能である。

【0118】なお、窒化酸化珪素膜の形成に先立ってH₂、NH₃等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第1層間絶縁膜336に供給され、熱処理を行うことで、第1パッシベーション膜344の膜質が改善される。それと同時に、第1層間絶縁膜336に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

【0119】次に、図6(B)に示すように有機樹脂からなる第2層間絶縁膜347を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を使用することができる。特に、第2層間絶縁膜347は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例ではTFTによって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは1～5μm（さらに好ましくは2～4μm）とすれば良い。

【0120】次に、第2層間絶縁膜347上に100nm厚の第2パッシベーション膜348を形成する。本実施例ではSi、Al、N、O及びLaを含む絶縁膜を用

いるため、その上に設けられるEL層からのアルカリ金属の拡散を防止することができる。また、同時にEL層に水分を侵入させず、且つ、EL層で発生した熱を分散させて、熱によるEL層の劣化や平坦化膜（第2層間絶縁膜）の劣化を抑制することができる。

【0121】そして、第2パッシベーション膜348、第2層間絶縁膜347及び第1パッシベーション膜344にドレイン配線343に達するコンタクトホールを形成し、画素電極349を形成する。本実施例では酸化インジウム・スズ（ITO）膜を110nmの厚さに形成し、パターニングを行って画素電極とする。この画素電極349がEL素子の陽極となる。なお、他の材料として、酸化インジウム・チタン膜やITOに酸化亜鉛を混合した膜を用いることも可能である。

【0122】なお、本実施例では画素電極349がドレイン配線343を介して電流制御用 TFT のドレイン領域331へと電気的に接続された構造となっている。この構造には次のような利点がある。

【0123】画素電極349はEL層（発光層）や電荷輸送層などの有機材料に直接接することになるため、EL層等に含まれた可動イオンが画素電極中を拡散する可能性がある。即ち、本実施例の構造は画素電極349を直接活性層の一部であるドレイン領域331へ接続せず、ドレイン配線343を中継することによって活性層中への可動イオンの侵入を防ぐことができる。

【0124】次に、図6（C）に示すように、EL層350を、図1を用いて説明した凸版印刷法により形成し、さらに蒸着法により陰極（MgAg電極）351及び保護電極352を大気解放しないで形成する。このときEL層350及び陰極351を形成するに先立って画素電極349に対して熱処理を施し、水分を完全に除去しておくことが望ましい。なお、本実施例ではEL素子の陰極としてMgAg電極を用いるが、公知の他の材料であっても良い。

【0125】なお、EL層350としては

【発明の実施の形態】の欄で説明した材料を用いることができる。本実施例では正孔輸送層（Hole transporting layer）及び発光層（Emitting layer）でなる2層構造をEL層とするが、正孔注入層、電子注入層若しくは電子輸送層のいずれかを設ける場合もある。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。

【0126】本実施例では正孔輸送層としてポリマー前駆体であるポリテトラヒドロオフェニルフェニレンを印刷法により形成し、加熱によりポリフェニレンビニレンとする。また、発光層としては、ポリビニルカルバゾールに1, 3, 4-オキサジアゾール誘導体のPBDを30~40%分子分散させたものを蒸着法により形成し、緑色の発光中心としてクマリン6を約1%添加している。

【0127】また、保護電極352でもEL層350を水分や酸素から保護することは可能であるが、さらに好ましくは第3パッシベーション膜353を設けると良い。本実施例では第3パッシベーション膜353として300nm厚の窒化珪素膜を設ける。この第3パッシベーション膜も保護電極352の後に大気解放しないで連続的に形成しても構わない。勿論、第3パッシベーション膜353としては、図2の第3パッシベーション膜0と同一の材料を用いることができる。

【0128】また、保護電極352はMgAg電極351の劣化を防ぐために設けられ、アルミニウムを主成分とする金属膜が代表的である。勿論、他の材料でも良い。また、EL層350、MgAg電極351は非常に水分に弱いので、保護電極352までを大気解放しないで連続的に形成し、外気からEL層を保護することが望ましい。

【0129】なお、EL層350の膜厚は10~400nm（典型的には60~150nm、好ましくは100~120nm）、MgAg電極351の厚さは80~200nm（典型的には100~150nm）とすれば良い。

【0130】こうして図6（C）に示すような構造のアクティブマトリクス型EL表示装置が完成する。ところで、本実施例のアクティブマトリクス型EL表示装置は、画素部だけでなく駆動回路部にも最適な構造のTFTを配置することにより、非常に高い信頼性を示し、動作特性も向上しうる。

【0131】まず、極力動作速度を落とさないようにホットキャリア注入を低減させる構造を有するTFTを、駆動回路を形成するCMOS回路のnチャネル型TFT205として用いる。なお、ここでいう駆動回路としては、シフトレジスタ、バッファ、レベルシフタ、サンプリング回路（サンプル及びホールド回路）などが含まれる。デジタル駆動を行う場合には、D/Aコンバータなどの信号変換回路も含まれる。

【0132】本実施例の場合、図6（C）に示すように、nチャネル型TFT205の活性層は、ソース領域355、ドレイン領域356、LDD領域357及びチャネル形成領域358を含み、LDD領域357はゲート絶縁膜311を挟んでゲート電極313と重なっている。

【0133】ドレイン領域側のみにLDD領域を形成しているのは、動作速度を落とさないための配慮である。また、このnチャネル型TFT205はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方が良い。従って、LDD領域357は完全にゲート電極に重ねてしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

【0134】また、CMOS回路のpチャネル型TFT

206は、ホットキャリア注入による劣化が殆ど気にならないので、特にLDD領域を設けなくても良い。勿論、nチャネル型TFT205と同様にLDD領域を設け、ホットキャリア対策を講じることも可能である。

【0135】なお、駆動回路の中でもサンプリング回路は他の回路と比べて少し特殊であり、チャネル形成領域を双方向に大電流が流れる。即ち、ソース領域とドレイン領域の役割が入れ替わるのである。さらに、オフ電流値を極力低く抑える必要があり、そういった意味でスイッチング用TFTと電流制御用TFTの中間程度の機能を有するTFTを配置することが望ましい。

【0136】従って、サンプリング回路を形成するnチャネル型TFTは、図10に示すような構造のTFTを配置することが望ましい。図10に示すように、LDD領域901a、901bの一部がゲート絶縁膜902を介してゲート電極903と重なる。この効果は電流制御用TFT202の説明で述べた通りであり、サンプリング回路の場合はチャネル形成領域904を挿む形で設ける点が異なる。

【0137】なお、実際には図6(C)まで完成したら、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム(ラミネートフィルム、紫外線硬化樹脂フィルム等)やセラミックス製シーリングカンなどのハウジング材でパッケージング(封入)することが好ましい。その際、ハウジング材の内部を不活性雰囲気にしたり、内部に吸湿性材料(例えば酸化バリウム)を配置することでEL層の信頼性(寿命)が向上する。

【0138】また、パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクター(フレキシブルプリントサーキット:FPC)を取り付けて製品として完成する。このような出荷できる状態にまでしたEL表示装置を本明細書中ではELモジュールという。

【0139】ここで本実施例のアクティブマトリクス型EL表示装置の構成を図7の斜視図を用いて説明する。本実施例のアクティブマトリクス型EL表示装置は、ガラス基板601上に形成された、画素部602と、ゲート側駆動回路603と、ソース側駆動回路604で構成される。画素部のスイッチング用TFT605はnチャネル型TFTであり、ゲート側駆動回路603に接続されたゲート配線606、ソース側駆動回路604に接続されたソース配線607の交点に配置されている。また、スイッチング用TFT605のドレインは電流制御用TFT608のゲートに接続されている。

【0140】さらに、電流制御用TFT608のソース側は電流供給線609に接続され、電流制御用TFT608のドレインにはEL素子610が接続されている。

【0141】そして、外部入出力端子となるFPC611には駆動回路まで信号を伝達するための入出力配線

(接続配線)612、613、及び電流供給線609に接続された入出力配線614が設けられている。

【0142】また、図7に示したEL表示装置の回路構成の一例を図8に示す。本実施例のEL表示装置は、ソース側駆動回路701、ゲート側駆動回路(A)707、ゲート側駆動回路(B)711、画素部706を有している。なお、本明細書中において、駆動回路とはソース側駆動回路およびゲート側駆動回路を含めた総称である。

【0143】ソース側駆動回路701は、シフトレジスタ702、レベルシフタ703、バッファ704、サンプリング回路(サンプル及びホールド回路)705を備えている。また、ゲート側駆動回路(A)707は、シフトレジスタ708、レベルシフタ709、バッファ710を備えている。ゲート側駆動回路(B)711も同様な構成である。

【0144】ここでシフトレジスタ702、708は駆動電圧が5~16V(代表的には10V)であり、回路を形成するCMOS回路に使われるnチャネル型TFTは図6(C)の205で示される構造が適している。

【0145】また、レベルシフタ703、709、バッファ704、710はシフトレジスタと同様に、図6(C)のnチャネル型TFT205を含むCMOS回路が適している。なお、ゲート配線をダブルゲート構造、トリプルゲート構造といったマルチゲート構造とすることは、各回路の信頼性を向上させる上で有効である。

【0146】また、サンプリング回路705はソース領域とドレイン領域が反転する上、オフ電流値を低減する必要があるので、図10のnチャネル型TFT208を含むCMOS回路が適している。

【0147】また、画素部706は図2に示した構造の画素を配置する。

【0148】なお、上記構成は、図4~6に示した作製工程に従ってTFTを作製することによって容易に実現することができる。また、本実施例では画素部と駆動回路の構成のみ示しているが、本実施例の作製工程に従えば、その他にも信号分割回路、D/Aコンバータ回路、オペアンプ回路、γ補正回路など駆動回路以外の論理回路を同一基板上に形成することが可能であり、さらにはメモリ部やマイクロプロセッサ等を形成しうると考えている。

【0149】さらに、ハウジング材をも含めた本実施例のELモジュールについて図11(A)、(B)を用いて説明する。なお、必要に応じて図7、図8で用いた符号を引用することにする。

【0150】基板(TFTの下の下地膜を含む)1700上には画素部1701、ソース側駆動回路1702、ゲート側駆動回路1703が形成されている。それぞれの駆動回路からの各種配線は、入出力配線612~614を経てFPC611に至り外部機器へと接続される。

【0151】このとき少なくとも画素部、好ましくは駆動回路及び画素部を囲むようにしてハウジング材1704を設ける。なお、ハウジング材1704は画素部1701の外寸（高さ）よりも内寸（奥行き）が大きい凹部を有する形状又はシート形状であり、接着剤1705によって、基板1700と共同して密閉空間を形成するようにして基板1700に固着される。このとき、EL素子は完全に前記密閉空間に封入された状態となり、外気から完全に遮断される。なお、ハウジング材1704は複数設けても構わない。

【0152】また、ハウジング材1704の材質はガラス、ポリマー等の絶縁性物質が好ましい。例えば、非晶質ガラス（硼硅酸塩ガラス、石英等）、結晶化ガラス、セラミックスガラス、有機系樹脂（アクリル系樹脂、スチレン系樹脂、ポリカーボネート系樹脂、エポキシ系樹脂等）、シリコーン系樹脂が挙げられる。また、セラミックスを用いても良い。また、接着剤1705が絶縁性物質であるならステンレス合金等の金属材料を用いることも可能である。

【0153】また、接着剤1705の材質は、エポキシ系樹脂、アクリレート系樹脂等の接着剤を用いることが可能である。さらに、熱硬化性樹脂や光硬化性樹脂を接着剤として用いることもできる。但し、可能な限り酸素、水分を透過しない材質であることが必要である。

【0154】さらに、ハウジング材と基板1700との間の空隙1706は不活性ガス（アルゴン、ヘリウム、窒素等）を充填しておくことが望ましい。また、ガスに限らず不活性液体（パーカルオロアルカンに代表される液状フッ素化炭素等）を用いることも可能である。不活性液体に関しては特開平8-78159号で用いられているような材料で良い。

【0155】また、空隙1706に乾燥剤を設けておくことも有効である。乾燥剤としては特開平9-148066号公報に記載されているような材料を用いることができる。典型的には酸化バリウムを用いれば良い。

【0156】また、図11（B）に示すように、画素部には個々に孤立したEL素子を有する複数の画素が設けられ、それらは全て保護電極1707を共通電極として有している。本実施例では、EL層、陰極（MgAg電極）及び保護電極を大気解放しないで連続形成することが好ましいとしたが、EL層と陰極とを同じマスク材を用いて形成し、保護電極だけ別のマスク材で形成すれば図11（B）の構造を実現することができる。

【0157】このとき、EL層と陰極は画素部のみ設ければよく、駆動回路の上に設ける必要はない。勿論、駆動回路上に設けられていても問題とはならないが、EL層にアルカリ金属が含まれていることを考慮すると設けない方が好ましい。

【0158】なお、保護電極1707は1708で示される領域において、入出力配線1709に接続される。

入出力配線1709は保護電極1707に所定の電圧（本実施例では接地電位、具体的には0V）を与えるための配線であり、導電性ペースト材料1710を介してFPC611に接続される。

【0159】ここで領域1708におけるコンタクト構造を実現するための作製工程について図12を用いて説明する。

【0160】まず、本実施例の工程に従って図6（A）の状態を得る。このとき、基板端部（図11（B）において1708で示される領域）において第1層間絶縁膜336及びゲート絶縁膜311を除去し、その上に入出力配線1709を形成する。勿論、図6（A）のソース配線及びドレイン配線と同時に形成される。（図12（A））

【0161】次に、図6（B）において第2パッシベーション膜348、第2層間絶縁膜347及び第1パッシベーション膜344をエッチングする際に、1801で示される領域を除去し、且つ開孔部1802を形成する。（図12（B））

【0162】この状態で画素部ではEL素子の形成工程（画素電極、EL層及び陰極の形成工程）が行われる。この際、図12に示される領域ではマスク材を用いてEL素子が形成されないようにする。そして、陰極351を形成した後、別のマスク材を用いて保護電極352を形成する。これにより保護電極352と入出力配線1709とが電気的に接続される。さらに、第3パッシベーション膜353を設けて図12（C）の状態を得る。

【0163】以上の工程により図11（B）の1708で示される領域のコンタクト構造が実現される。そして、入出力配線1709はハウジング材1704と基板1700との間を隙間（但し接着剤1705で充填されている。即ち、接着剤1705は入出力配線の段差を十分に平坦化しうる厚さが必要である。）を通ってFPC611に接続される。なお、ここでは入出力配線1709について説明したが、他の出力配線612～614も同様にしてハウジング材1704の下を通ってFPC611に接続される。

【0164】【実施例2】本実施例では、画素の構成を図3（B）に示した構成と異なるものとした例を図13に示す。

【0165】本実施例では、図3（B）に示した二つの画素を、接地電位を与えるための電流供給線212について対称となるように配置する。即ち、図13に示すように、電流供給線212を隣接する二つの画素間で共通化することで、必要とする配線の本数を低減することができる。なお、画素内に配置されるTFT構造等はそのままで良い。

【0166】このような構成とすれば、より高精細な画素部を作製することが可能となり、画像の品質が向上する。

【0167】なお、本実施例の構成は実施例1の作製工程に従って容易に実現可能であり、TFT構造等に関しては実施例1や図2の説明を参照すれば良い。

【0168】【実施例3】本実施例では、図2と異なる構造の画素部を形成する場合について図14を用いて説明する。なお、第2層間絶縁膜44を形成する工程までは実施例1に従えば良い。また、第2層間絶縁膜44で覆われたスイッチング用TFT201、電流制御用TFT202は図1と同じ構造であるので、ここでの説明は省略する。

【0169】本実施例の場合、第2パッシベーション膜45、第2層間絶縁膜44及び第1パッシベーション膜41に対してコンタクトホールを形成したら、画素電極51を形成した後、陰極52及びEL層53を形成する。本実施例では陰極52を真空蒸着法で形成した後、乾燥された不活性雰囲気を維持したまま凸版印刷法又はスクリーン印刷法によりEL層53を形成する。

【0170】本実施例では画素電極51として、150nm厚のアルミニウム合金膜(1wt%のチタンを含有したアルミニウム膜)を設ける。なお、画素電極の材料としては金属材料であれば如何なる材料でも良いが、反射率の高い材料であることが好ましい。また、陰極52として120nm厚のMgAg電極を用い、EL層53の膜厚は120nmとする。

【0171】本実施例ではポリビニルカルバゾールに1、3、4-オキサジアズール誘導体のPBDを30～40%分子分散させ、発光中心としてクマリン6を約1%添加したものをEL材料とし、それに溶媒を混合させてEL形成物を作製する。そして、そのEL形成物を凸版印刷法又はスクリーン印刷法により塗布してペーク処理を行い、50nm厚の緑色の発光層を得る。そして、その上に70nm厚のTPDを蒸着法により形成し、EL層53を得る。

【0172】次に、透明導電膜(本実施例ではITO膜)でなる陽極54を110nmの厚さに形成する。こうしてEL素子209が形成され、実施例1に示した材料でもって第3パッシベーション膜55を形成すれば図14に示すような構造の画素が完成する。

【0173】本実施例の構造とした場合、各画素で生成された緑色の光はTFTが形成された基板とは反対側に放射される。そのため、画素内のほぼ全域、即ちTFTが形成された領域をも有効な発光領域として用いることができる。その結果、画素の有効発光面積が大幅に向上升し、画像の明るさやコントラスト比(明暗の比)が向上する。

【0174】なお、本実施例の構成は、実施例1、2のいずれの構成とも自由に組み合わせることが可能である。

【0175】【実施例4】実施例1～4ではトップゲート型TFTの場合について説明したが、本発明はTFT

構造に限定されるものではないので、ボトムゲート型TFT(代表的には逆スタガ型TFT)を用いて実施しても構わない。また、逆スタガ型TFTは如何なる手段で形成されたものでも良い。

【0176】逆スタガ型TFTは工程数がトップゲート型TFTよりも少なくし易い構造であるため、本発明の課題である製造コストの低減には非常に有利である。なお、本実施例の構成は、実施例2、3のいずれの構成とも自由に組み合わせることが可能である。

【0177】【実施例5】実施例1の図6(C)又は図2の構造において、活性層と基板との間に設けられる下地膜として、第2パッシベーション膜45と同様に放熱効果の高い材料を用いることは有効である。特に電流制御用TFTは長時間電流を流すことになるため発熱しやすく、自己発熱による劣化が問題となりうる。そのような場合に、本実施例のように下地膜が放熱効果を有することでTFTの熱劣化を防ぐことができる。

【0178】もちろん、基板から拡散する可動イオン等から防ぐ効果も重要であるので、第1パッシベーション膜41と同様にSi、Al、N、O、Mを含む化合物と珪素を含む絶縁膜との積層構造を用いることも好ましい。

【0179】なお、本実施例の構成は、実施例1～4のいずれの構成とも自由に組み合わせることが可能である。

【0180】【実施例6】実施例3に示した画素構造とした場合、EL層から発する光は基板とは反対側に放射されるため、基板と画素電極との間に存在する絶縁膜等の透過率を気にする必要がない。即ち、多少透過率の低い材料であっても用いることができる。

【0181】従って、下地膜12、第1パッシベーション膜41又は第2パッシベーション膜45としてダイヤモンド薄膜又はアモルファスカーボン膜と呼ばれる炭素膜を用いる上で有利である。即ち、透過率の低下を気にする必要がないため、膜厚を100～500nmというように厚く設定することができ、放熱効果をより高めることができることが可能である。

【0182】なお、第3パッシベーション膜50に上記炭素膜を用いる場合に関しては、やはり透過率の低下は避けるべきであるので、膜厚は5～100nm程度にしておくことが好ましい。

【0183】なお、本実施例においても下地膜12、第1パッシベーション膜41、第2パッシベーション膜45又は第3パッシベーション膜50のいずれに炭素膜を用いる場合においても、他の絶縁膜と積層して用いることは有効である。

【0184】なお、本実施例は実施例3に示した画素構造とする場合において特に有効であるが、実施例1、2、4もしくは5のいずれの構成とも自由に組み合わせることが可能である。

【0185】〔実施例7〕本発明ではEL表示装置の画素においてスイッチング用TFTをマルチゲート構造とすることによりスイッチング用TFTのオフ電流値を低減し、保持容量の必要性を排除している。これは保持容量の専有する面積を発光領域として有効に活用するための工夫である。

【0186】しかしながら、保持容量を完全になくせないまでも専有面積を小さくするだけで有効発光面積を広げるという効果は得られる。即ち、スイッチング用TFTをマルチゲート構造にすることによりオフ電流値を低減し、保持容量の専有面積を縮小化するだけでも十分である。

【0187】その場合、図15に示すように、スイッチング用TFT201のドレインに対して電流制御用TFT202のゲートと並列に保持容量1401を形成しても構わない。

【0188】なお、本実施例の構成は、実施例1～6のいずれの構成とも自由に組み合わせることができる。即ち、画素内に保持容量が設けられるだけであって、TFT構造やEL層の材料等に限定を加えるものではない。

【0189】〔実施例8〕実施例1では、結晶質珪素膜302の形成手段としてレーザー結晶化を用いているが、本実施例では異なる結晶化手段を用いる場合について説明する。

【0190】本実施例では、非晶質珪素膜を形成した後、特開平7-130652号公報に記載された技術を用いて結晶化を行う。同公報に記載された技術は、結晶化を促進（助長）する触媒として、ニッケル等の元素を用い、結晶性の高い結晶質珪素膜を得る技術である。

【0191】また、結晶化工程が終了した後で、結晶化に用いた触媒を除去する工程を行っても良い。その場合、特開平10-270363号若しくは特開平8-330602号に記載された技術により触媒をゲッタリングすれば良い。

【0192】また、本出願人による特願平11-076967の出願明細書に記載された技術を用いてTFTを形成しても良い。

【0193】以上のように、実施例1に示した作製工程は一実施例であって、図2又は実施例1の図6(C)の構造が実現できるのであれば、他の作製工程を用いても問題はない。

【0194】なお、本実施例の構成は、実施例1～7のいずれの構成とも自由に組み合わせることが可能である。

【0195】〔実施例9〕本発明のEL表示装置を駆動するにあたって、画像信号としてアナログ信号を用いたアナログ駆動を行うこともできるし、デジタル信号を用いたデジタル駆動を行うこともできる。

【0196】アナログ駆動を行う場合、スイッチング用TFTのソース配線にはアナログ信号が送られ、その階

調情報を含んだアナログ信号が電流制御用TFTのゲート電圧となる。そして、電流制御用TFTでEL素子に流れる電流を制御し、EL素子の発光強度を制御して階調表示を行う。なお、アナログ駆動を行う場合は電流制御用TFTを飽和領域で動作させると良い。

【0197】一方、デジタル駆動を行う場合、アナログ的な階調表示とは異なり、時分割駆動と呼ばれる階調表示を行う。即ち、発光時間の長さを調節することで、視覚的に色階調が変化しているように見せる。なお、デジタル駆動を行う場合は電流制御用TFTを線形領域で動作させると良い。

【0198】EL素子は液晶素子に比べて非常に応答速度が速いため、高速で駆動することが可能である。そのため、1フレームを複数のサブフレームに分割して階調表示を行う時分割駆動に適した素子であると言える。

【0199】このように、本発明は素子構造に関する技術であるので、駆動方法は如何なるものであっても構わない。

【0200】〔実施例10〕実施例1ではEL層として有機EL材料を用いることが好ましいとしたが、本発明は無機EL材料を用いても実施できる。但し、現在の無機EL材料は非常に駆動電圧が高いため、アナログ駆動を行う場合には、そのような駆動電圧に耐えうる耐圧特性を有するTFTを用いなければならない。

【0201】または、将来的にさらに駆動電圧の低い無機EL材料が開発されれば、本発明に適用することは可能である。

【0202】また、本実施例の構成は、実施例1～9のいずれの構成とも自由に組み合わせることが可能である。

【0203】〔実施例11〕本発明を実施して形成されたアクティブマトリクス型EL表示装置（ELモジュール）は、自発光型であるため液晶表示装置に比べて明るい場所での視認性に優れている。そのため直視型のELディスプレイ（ELモジュールを組み込んだ表示ディスプレイを指す）として用途は広い。

【0204】なお、ELディスプレイが液晶ディスプレイよりも有利な点の一つとして視野角の広さが挙げられる。従って、TV放送等を大画面で鑑賞するには対角30インチ以上（典型的には40インチ以上）の表示ディスプレイ（表示モニタ）として本発明のELディスプレイを用いるとよい。

【0205】また、ELディスプレイ（パソコンモニタ、TV放送受信用モニタ、広告表示モニタ等）として用いるだけでなく、様々な電子装置の表示ディスプレイとして用いることができる。

【0206】その様な電子装置としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、カーナビゲーション、パーソナルコンピュータ、携帯情報端末（モバイルコンピュー

タ、携帯電話または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはコンパクトディスク(CD)、レーボーディスク(登録商標)(LD)又はデジタルバーサタイルディスク(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。それら電子装置の例を図16に示す。

【0207】図16(A)はパソコンコンピュータであり、本体2001、筐体2002、表示部2003、キーボード2004を含む。本発明は表示部2003に用いることができる。

【0208】図16(B)はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106を含む。本発明を表示部2102に用いることができる。

【0209】図16(C)は頭部取り付け型のELディスプレイの一部(右片側)であり、本体2201、信号ケーブル2202、頭部固定バンド2203、表示モニタ2204、光学系2205、表示装置2206を含む。本発明は表示装置2206に用いることができる。

【0210】図16(D)は記録媒体を備えた画像再生装置(具体的にはDVD再生装置)であり、本体2301、記録媒体(CD、LDまたはDVD等)2302、操作スイッチ2303、表示部(a)2304、表示部(b)2305を含む。表示部(a)は主として画像情報を表示し、表示部(b)は主として文字情報を表示するが、本発明はこれら表示部(a)、(b)に用いることができる。なお、記録媒体を備えた画像再生装置としては、CD再生装置、ゲーム機器などに本発明を用いることができる。

【0211】図16(E)は携帯型(モバイル)コンピュータであり、本体2401、カメラ部2402、受像部2403、操作スイッチ2404、表示部2405を含む。本発明は表示部2405に用いることができる。

【0212】図16(F)はELディスプレイであり、筐体2501、支持台2502、表示部2503を含む。本発明は表示部2503に用いることができる。ELディスプレイは視野角が広いため液晶ディスプレイに比べて大画面化した場合において有利であり、対角10インチ以上(特に対角30インチ以上)のディスプレイにおいて有利である。

【0213】また、将来的にEL材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0214】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子装置に適用することが可能である。また、本実施例の電子装置は実施例1~10を自由に組み合わせて実現することができる。

【0215】

【発明の効果】本発明を用いることで、EL層の形成を非常に安価に行うことができる。そのため、EL表示装置を作製する製造コストが低減される。

【0216】また、EL層と TFTとの間にアルカリ金属の透過を妨げうる絶縁膜を設けることによりEL層からアルカリ金属が拡散してTFT特性に悪影響を与えることを防ぐことができる。その結果、EL表示装置の動作性能や信頼性を大幅に向上させることができる。

【0217】また、安価に製造しうるEL表示装置を表示ディスプレイとして用いることで電子装置の製造コストが低減される。また、上記動作性能や信頼性を向上させたEL表示装置を用いることで、画像品質が良く、耐久性のある(信頼性の高い)応用製品(電子装置)を生産することができる。

【図面の簡単な説明】

【図1】 凸版印刷法の原理を説明するための図。

【図2】 EL表示装置の画素部の断面構造を示す図。

【図3】 EL表示装置の画素部の上面構造及び構成を示す図。

【図4】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図5】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図6】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図7】 ELモジュールの外観を示す図。

【図8】 EL表示装置の回路ブロック構成を示す図。

【図9】 EL表示装置の画素部を拡大した図。

【図10】 EL表示装置のサンプリング回路の素子構造を示す図。

【図11】 ELモジュールの外観と断面構造を示す図。

【図12】 コンタクト構造の作製工程を示す図。

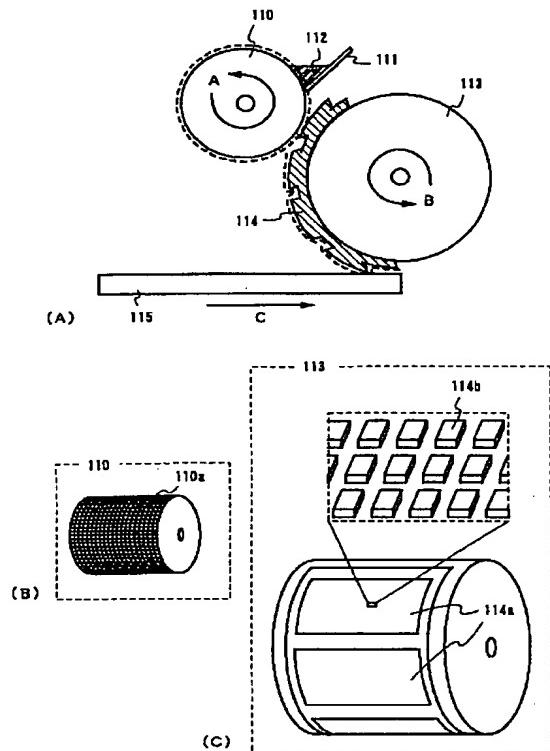
【図13】 EL表示装置の画素部の構成を示す図。

【図14】 EL表示装置の画素部の断面構造を示す図。

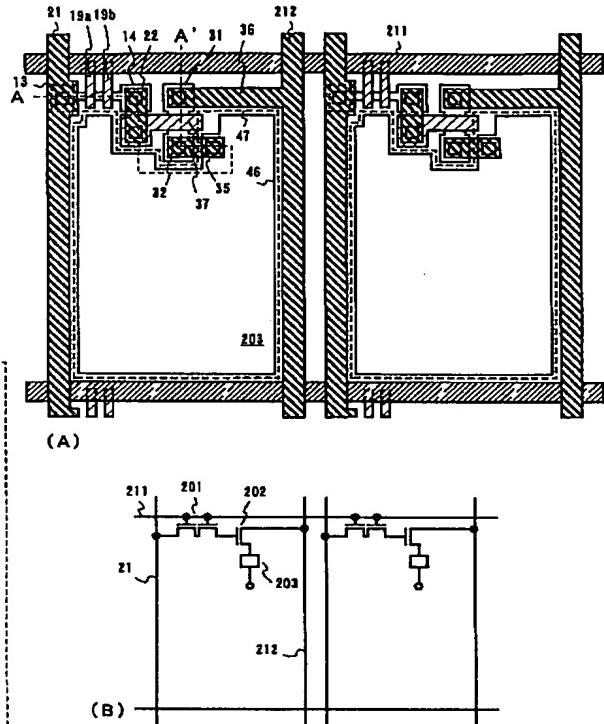
【図15】 EL表示装置の画素部の構成を示す図。

【図16】 電子装置の具体例を示す図。

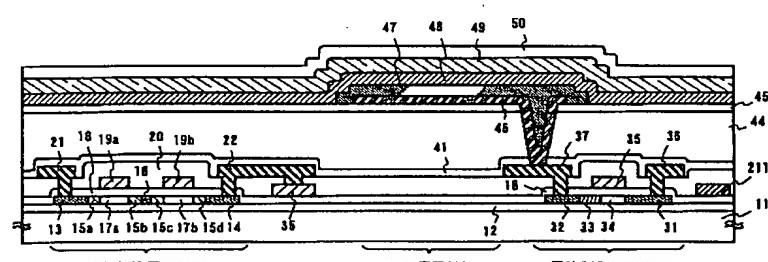
【図1】



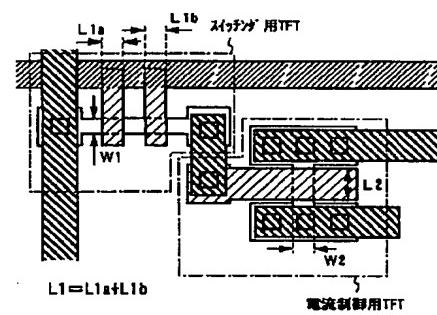
【図3】



【図2】

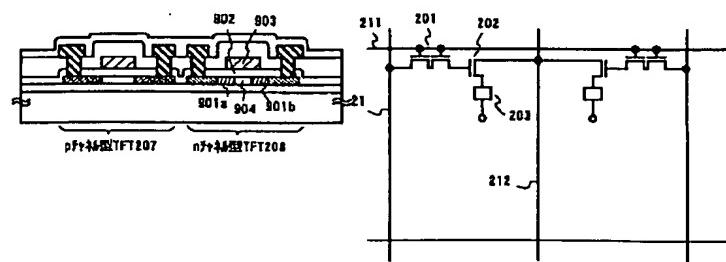


【図9】

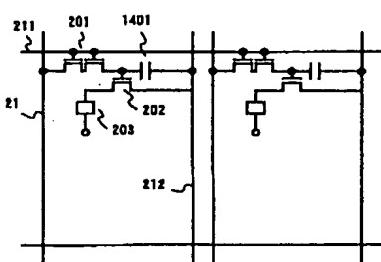


11:基板 12:下地膜 13:ソース極地 14:トランジスタ領域 15a~15d:LDD領域 16:高遮光不純物領域
17a, 17b:ドライブ電極 18a, 18b:上電極 19a, 19b:下電極 20:印加電圧絶縁膜 21, 22:電極
22:トランジスタ領域 23, 24:電極 31, 32:電極 33, 34:電極 35, 36:電極 37, 38:電極 39, 40:電極
41:電極 42:電極 43:電極 44:電極 45:電極 46:電極 47:EL層 48:保護膜 49:保護膜
50:保護膜

【図10】

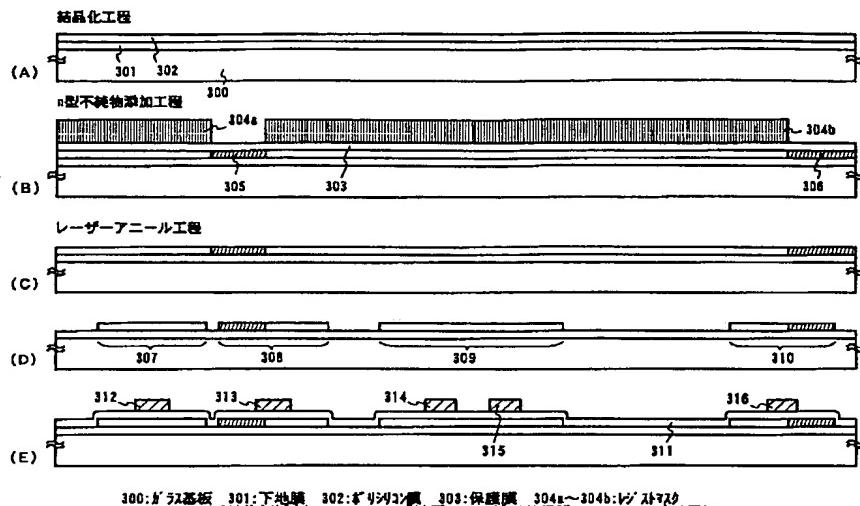


【図13】

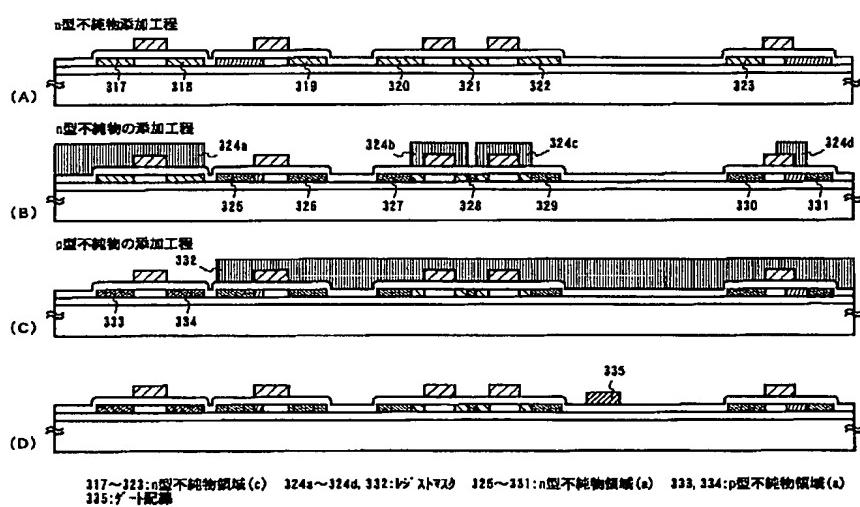


【図15】

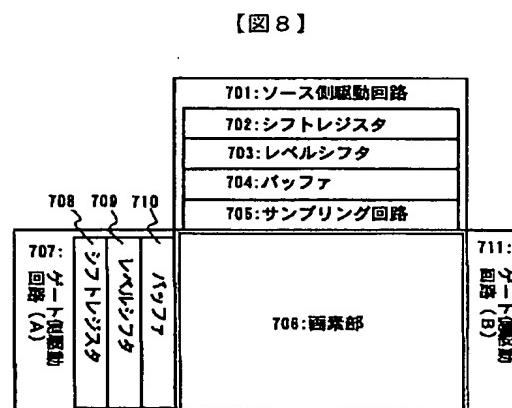
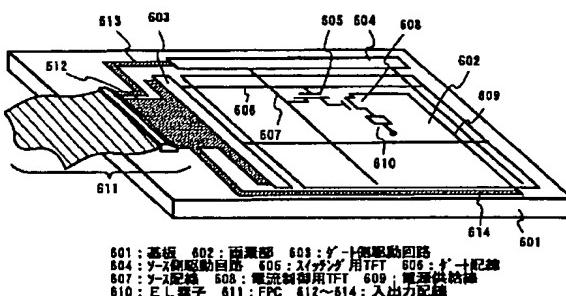
【図4】



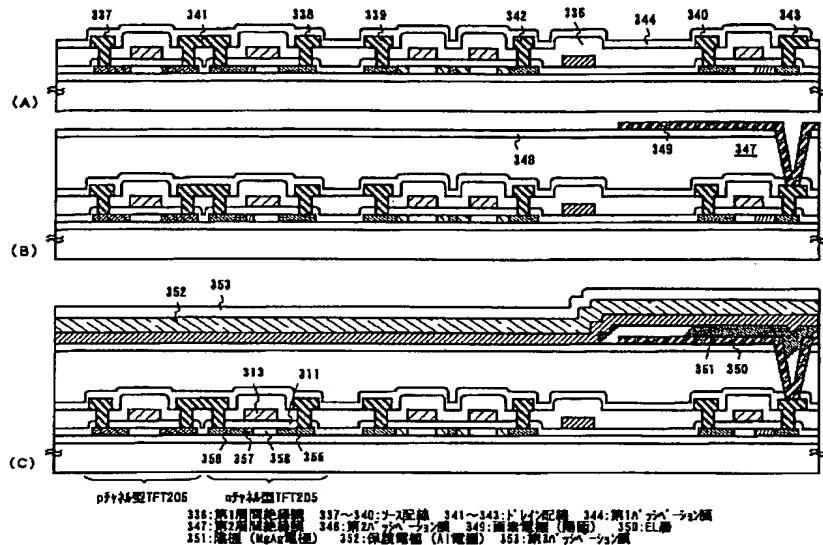
【図5】



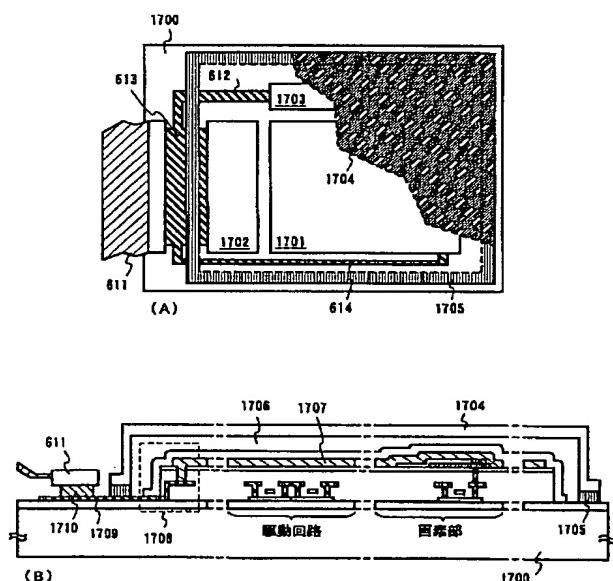
【図7】



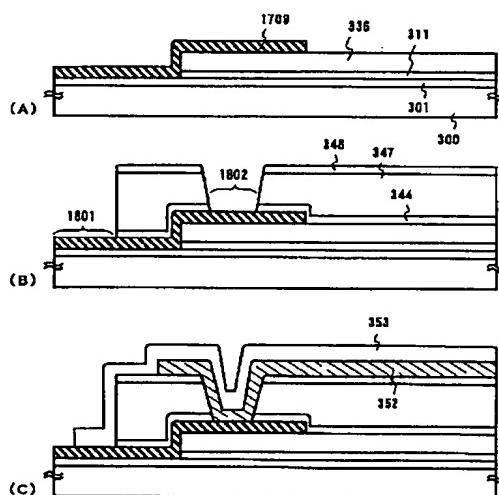
【図6】



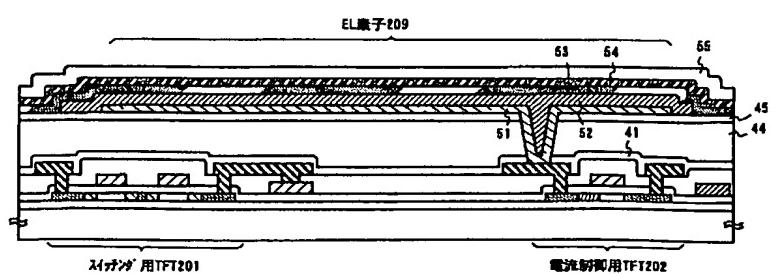
【図11】



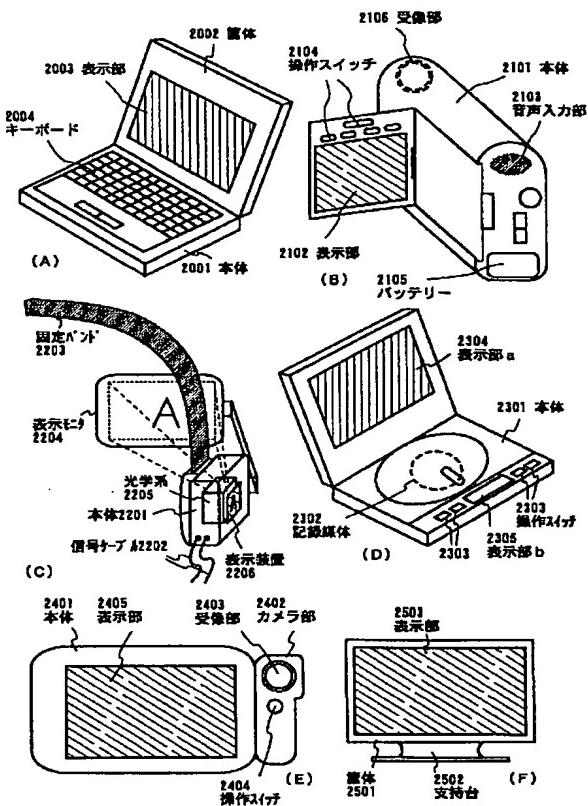
【図12】



【図14】



【図16】



フロントページの続き

(51) Int. Cl. 7

H 01 L 21/336

H 05 B 33/12

33/14

識別記号

F I

マーク (参考)

H 05 B 33/14

A

H 01 L 29/78

6 1 6 A

6 1 7 A

6 1 7 N